

Literatura

- [1] ANSI/IEEE Std 754-1985. An American National Standard. IEEE Standard for Binary Floating-Point Arithmetic. N. York, IEEE 1985.
- [2] BAKER, P.W.: More efficient radix-2 algorithms for some elementary functions. *IEEE Trans. Comp. C-24, 11, Nov. 1975.*
- [3] BARTEE, T.C.: Computer Architecture and Logic Design. N.York, McGraw-Hill 1991.
- [4] BLATNÝ, J. – KRIŠTOUFEK, K. – POKORNÝ, Z. – KOLENIČKA, J.: Číslicové počítače. Praha, SNTL 1980.
- [5] CLINE, B.E.: Microprogramming Concepts and Techniques. Princeton, Petrocelli 1981.
- [6] ČSN 01 1010 Zapisování a zaokrouhlování čísel
- [7] ČSN 01 3360 Značky pro elektrotechnická schémata. Obvody číslicové techniky
- [8] ČSN 36 9001 Počítače a zpracování údajů. Názvosloví
- [9] ČSN 36 9103 Stroje na zpracování dat. 8bitové kódy pro výměnu a zpracování dat
- [10] DADDA, L.: Some schemes for parallel multipliers. *Alta Frequenza, vol. 34, 5, May 1965.*
- [11] DE REGT, M.P.: Negative radix arithmetic. *Comp. Design, vol. 16, May 1967.*
- [12] DOUŠA, J. – JÁNEŠ, V.: Teorie automatů. Praha, ČVUT 1988.
- [13] DRÓZD, J. – NOVÁK, P.: K implementaci české a slovenské abecedy na osobních počítačích. *Bajt 3/90.*
- [14] FRIŠTACKÝ, N. – KOLESÁR, M. – KOLENIČKA, J. – HLAVATÝ, J.: Logické systémy. Bratislava, Alfa 1986.
- [15] GORSLINE, G.W.: Computer Organisation: Hardware/Software. Englewood Cliffs, Prentice-Hall 1986.
- [16] GOSLING, J.B.: Design of Arithmetic Units for Digital Computers. London, The Macmillan Press 1982.
- [17] HAYES, J.P.: Computer Architecture and Organization. N.York, McGraw-Hill 1988.
- [18] HENDRICKSON, H.C.: Fast high-accuracy binary parallel addition. *IRE Trans. El. Comp. EC-9, 4, Dec. 1960.*
- [19] HLAVIČKA, J.: Číslicové počítače II. Praha, ČVUT 1989.
- [20] HUSSON, S.S.: Microprogramming — Principles and Practices. Englewood Cliffs, Prentice-Hall 1970.
- [21] HWANG, K.: Computer Arithmetic. Principles, Architecture and Design. N. York, John Wiley 1979.
- [22] KAWASAKI, S. – WATABE, M. – MORINAGA, S.: A floating-point VLSI chip for the TRON architecture. *IEEE Micro, June 1989.*
- [23] KOGBETLIANTZ, E.G.: Generation of elementary functions. In.: Ralston, A. – Wilf, H.S.: Mathematical Methods for Digital Computers. N. York, John Wiley 1960.
- [24] KOLEKTIV: Aplikovaná matematika I. a II. Praha, SNTL 1977 a 1978.
- [25] MIRTES, B.: Hybridní počítače. Praha, SNTL 1969.

- [26] NAKAMURA, S. – CHU, K.Y.: A single chip parallel multiplier by MOS Technology. *IEEE Trans. Comp. C-37*, 3, 1988.
- [27] NENADÁL, Z. – MIRTES, B.: Analogové počítače. Praha, SNTL 1962.
- [28] PLUHÁČEK, A.: Aritmetika a kódy. Praha, ČVUT 1981.
- [29] POKORNÝ Z.: Algorithms for multiplication and division operations of numbers expressed by complementary code in the polyadic system with base g. In.: Information Processing Machines 13. Praha, Academia 1967.
- [30] POKORNÝ Z.: Třída algoritmů dělení, dávajících výsledek bezprostředně v doplňkovém kódru. *Aktuality výpočetní techniky VÚMS/ZAVT*, 54 (1985).
- [31] SCHNEIDER, G.M.: The Principles of Computer Organization. N. York, John Wiley 1985.
- [32] SCOTT, N.R.: Computer Number Systems and Arithmetic. Englewood Cliffs, Prentice-Hall 1985.
- [33] SZABO, N. – TANAKA, R.: Residue Arithmetic and Its Applications to Computer Technology. N.York, McGraw-Hill 1967.
- [34] ŠNOREK, M.: Periferní zařízení I. Praha, ČVUT 1991.
- [35] TANENBAUM, A.S.: Structured Computer Organization. Englewood Cliffs, Prentice-Hall 1984.
- [36] TUCKER, A.B. – BRADLEY, W.J. – CUPPER, R.D. – GARNICK, D.K.: Fundamentals of Computing I. N.York, McGraw-Hill 1992.
- [37] VALACH, M.: Vznik kódru a číselné soustavy zbytových tříd.. In.: Stroje na zpracování informací III.. Praha, NČSAV 1955.
- [38] VOLDER, J.E.: The CORDIC trigonometric technology. *IRE Trans. El. Comp.*, EC-8, 3, Sept. 1959.
- [39] VON NEUMANN, J.: First draft of a report on the EDVAC. Univ. of Pennsylvania, June 1945.
- [40] WALLACE, C.S.: A suggestion for a fast multiplier. *IEEE Trans. El. Comp.* EC-13, 1, Feb. 1964.
- [41] WILKES, M.: The best way to design an automatic calculating machine. *Microprocessing and Microprogramming* 8 (1982), pp. 141-144 (reprint).