

ÚVOD .....	3
<b>1. ZÁKLADNÍ POJMY ŘÍZENÍ</b> .....	<b>4</b>
1.1 Řídící a řízená soustava .....	4
1.2 Analogové a číslicové řízená soustava .....	6
1.2.1 Analogové řízená soustava .....	6
1.2.2 Číslicové řízená soustava .....	7
1.3 Signály a jejich tvar .....	7
1.3.1 Analogový signál .....	8
1.3.2 Číslicový signál .....	8
1.4 Přeměna analogového signálu na číslicový .....	10
<b>2. ČÍSELNÉ SOUSTAVY A DISKRÉTNÍ KÓDY</b> .....	<b>12</b>
2.1 Kódování .....	12
2.2 Polyadické číselné soustavy .....	13
2.2.1 Vyjádření čísla .....	13
2.2.2 Kapacita číselné soustavy a největší číslo v dané soustavě	14
2.3 Přepočítání čísel .....	14
2.3.1 Počet řadových míst .....	14
2.3.2 Druhy přepočtu .....	15
2.4 Binární kódy .....	18
2.4.1 Optimální základ číselné soustavy .....	18
2.4.2 Rozdělení binárních kódů .....	20
2.4.3 Kódy z hlediska časové složky .....	26
<b>3. ALGEBRA LOGIKY</b> .....	<b>28</b>
3.1 Logické proměnné .....	28
3.2 Logické funkce .....	29
3.2.1 Logické funkce jedné nezávislé proměnné .....	29
3.2.2 Logické funkce dvou nezávisle proměnných .....	30
3.2.3 Úplný soubor funkcí .....	31
3.2.4 Logické funkce, disjunkce, konjunkce a negace .....	32
3.3 Realizace logických funkcí elektrickými obvody .....	34
3.3.1 Realizace logického součtu .....	35
3.3.2 Realizace logického součinu .....	36
3.3.3 Realizace logické negace .....	36
3.4 Booleova algebra .....	37
<b>4. LOGICKÉ OBVODY</b> .....	<b>40</b>
4.1 Klasifikace logických obvodů .....	40
4.1.1 Kombinační logické obvody .....	40
4.1.2 Sekvenční logické obvody .....	40
4.2 Konečné automaty .....	43
<b>5. VYJÁDRĚNÍ BOOLEOVÝCH FUNKCÍ</b> .....	<b>45</b>

5.1	Způsoby vyjádření .....	45
5.2	Pravdivostní tabulka .....	45
5.3	Mapové vyjádření logické funkce Karnaughovy mapy .....	46
5.4	Vyjádření logické funkce n-rozměrným tělesem .....	51
5.5	Vyjádření logické funkce algebraickým výrazem .....	55
5.6	Zhodnocení jednotlivých způsobů vyjádření Booleových funkcí .....	58
6.	<u>MINIMALIZACE BOOLEOVÝCH FUNKCÍ</u> .....	59
6.1	Základní pojmy .....	59
6.2	Minimální normální forma .....	59
6.3	Sestavování zkrácených forem Booleových funkcí algebraickým způsobem .....	60
6.3.1	Zkrácené normální součtové formy .....	60
6.3.2	Zkrácené normální součinné formy .....	61
6.4	Sestavování zkrácených a minimálních forem Booleových funkcí z Karnaughových map .....	62
6.4.1	Převod mapového vyjádření funkce na normální disjunktivní formu .....	62
6.4.2	Převod mapového vyjádření funkce na normální konjunktivní formu .....	65
6.5	Sestavování zkrácených a minimálních forem Booleových funkcí z n-rozměrných těles .....	67
6.5.1	Vytváření normálních disjunktivních forem Booleovy funkce, zobrazené na n-rozměrném tělese .....	68
6.5.2	Vytváření normálních konjunktivních forem Booleovy funkce, zobrazené na n-rozměrném tělese .....	71
6.6	Minimalizace Booleových funkcí metodou Quine - Mc Cluskey .....	74
6.6.1	Sestavení množiny všech prostých implikantů .....	74
6.6.2	Sestavení tabulky pokrytí .....	74
6.6.3	Výběr prostých implikantů do minimální disjunktivní formy .....	75
6.6.4	Shrnutí postupu minimalizace Booleovy funkce metodou Quine - Mc Cluskey .....	77
6.7	Minimalizace skupiny Booleových funkcí .....	77
6.7.1	Formule úlohy .....	77
6.7.2	Definice pojmů .....	78
6.7.3	Postup minimalizace .....	79
7.	<u>LOGICKÉ ČLENY</u> .....	85
7.1	Rozdělení logických členů .....	85
7.1.1	Polovodičové logické členy .....	86
7.1.2	Magnetické logické členy .....	87
7.1.3	Kryotronové logické členy .....	87
7.1.4	Optoelektronické logické členy .....	88
7.2	Logické signály .....	88
7.3	Schématické značky logických členů .....	89
7.4	Vlastnosti logických členů .....	90
7.4.1	Základní požadavky .....	90
7.4.2	Převodní charakteristiky logických členů .....	90
7.5	Kontaktové logické členy .....	94



7.5.1	Realizace logických funkcí kombinací vstupních vinutí ..	95
7.5.2	Realizace logických funkcí kombinací kontaktů .....	96
7.6	Logické členy s bipolárními tranzistory .....	97
7.6.1	Princip tranzistorového spínacího obvodu .....	97
7.6.2	Orientační výpočet tranzistorového spínacího obvodu .....	101
7.6.3	Přímou vázané tranzistorové logické členy v zapojení se společným emitorem .....	104
7.6.4	Odporově tranzistorové logické členy (RTL) .....	106
7.7	Diodové logické členy .....	115
7.7.1	Realizace logických funkcí diodovými členy .....	115
7.7.2	Zesilovače a inventory v diodových logických členech ..	118
7.7.3	Logické členy se Zenerovými diodami .....	120
7.8	Diodově tranzistorové logické členy (DTL) .....	122
7.9	Logické členy s tranzistory řízenými elektrickým polem .....	124
7.9.1	Princip tranzistorů, řízených elektrickým polem .....	124
7.9.2	Realizace logických funkcí tranzistory MOS .....	128
7.9.3	Vlastnosti logických členů s tranzistory, řízenými elektrickým polem .....	128
7.10	Feromagnetické logické členy .....	128
7.10.1	Základní vlastnosti .....	129
7.10.2	Způsob činnosti feromagnetických členů v logických obvodech .....	130
7.10.3	Realizace logických funkcí feromagnetickými členy .....	131
7.10.4	Vazba feromagnetických jader .....	133
7.10.5	Ferodiodové logické členy .....	134
7.10.6	Ferotranzistorové logické členy .....	135
7.11	Číslicové integrované obvody .....	138
7.11.1	Klasifikace číslicových integrovaných obvodů .....	138
7.11.2	Číslicové integrované obvody TTL .....	142
7.11.3	Číslicové integrované obvody TTL se Schottkyho diodami (S - TTL) .....	148
7.11.4	Přehled číslicových integrovaných obvodů SSI řady Tesla	150
7.11.5	Číslicové integrované obvody SSI Tesla řady MZ 100 ....	152
7.11.6	Vlastnosti a použití integrovaných obvodů TTL .....	153
7.11.7	Injekční integrované logické členy I <sup>2</sup> L .....	161
7.11.8	Číslicové integrované obvody MOS .....	163
7.11.9	Realizace logických funkcí hradly NAND, NOR a AND-OR-INVERT .....	168
8.	<u>BISTABILNÍ KLOPNÉ OBVODY</u> .....	171
8.1	Zpoždovací členy .....	171
8.2	Bistabilní paměťové členy .....	171
8.2.1	Bistabilní klopný obvod typu S-R .....	171
8.2.2	Bistabilní klopný obvod typu T .....	173
8.2.3	Bistabilní klopný obvod typu D .....	175
8.2.4	Bistabilní klopný obvod typu J-K .....	175
9.	<u>PAMĚTI</u> .....	177
9.1	Rozdělení pamětí .....	177

9.2	Dynamické paměti .....	178
9.2.1	Magnetické dynamické paměti .....	178
9.2.2	Zpožďovací linky .....	179
9.3	Magnetické statické paměti .....	180
9.3.1	Magnetická maticová paměť s koincidenčním výběrem .....	180
9.3.2	Magnetická maticová paměť s adresovým výběrem .....	182
9.3.3	Tenkovrstvé paměti .....	183
9.4	Polovodičové paměti .....	185
9.4.1	Paměti RAM .....	185
9.4.2	Paměti ROM .....	187
10.	<u>HAZARDY V LOGICKÝCH OBVODECH</u> .....	188
10.1	Hazardy v kombinačních logických obvodech .....	188
10.1.1	Statický hazard v hodnotě 1 .....	188
10.1.2	Statický hazard v hodnotě C .....	189
10.1.3	Dynamický hazard .....	191
10.2	Hazardy v sekvenčních logických obvodech .....	192
10.2.1	Stavový hazard .....	192
10.2.2	Výstupní hazard .....	193
11.	<u>ZÁKLADNÍ LINEÁRNÍ IMPULSOVÉ OBVODY</u> .....	194
11.1	Parametry impulsu .....	194
11.2	Derivační obvody .....	197
11.2.1	Derivační obvody s operačním zesilovačem .....	203
11.2.2	Vícenásobné derivační obvody .....	204
11.3	Integrační obvody .....	206
11.3.1	Integrační obvod se zápornou zpětnou vazbou .....	211
11.3.2	Vícenásobné integrační obvody .....	214
11.4	Děliče napětí .....	216
11.4.1	Jednoduchý kompenzovaný dělič napětí .....	216
11.4.2	Vliv vnitřního odporu zdroje na kompenzovaný dělič napětí .....	219
11.5	Obvody RLC .....	221
11.6	Impulsový transformátor .....	224
11.6.1	Náhradní zapojení .....	224
11.6.2	Indukčnosti a kapacity impulsového transformátoru .....	227
11.6.3	Přenos čela impulsu transformátorem .....	228
11.6.4	Přenos vrcholu impulsu transformátorem .....	231
12.	<u>IMPULSOVÁ VEDENÍ</u> .....	232
12.1	Základní vlastnosti .....	232
12.2	Obdélníkový impuls vytvořený impulsovým vedením .....	235
12.3	Útlum impulsového vedení .....	237
12.4	Vliv komplexních impedancí .....	237
12.5	Zpožďovací vedení se soustředěnými parametry .....	239
13.	<u>NELINEÁRNÍ TVAROVACÍ OBVODY</u> .....	241
13.1	Omezovače úrovně signálu .....	241
13.1.1	Diodové omezovače .....	242



13.1.2	Diodový omezovač s uvažováním vlivu parazitních kapacit ..	247
13.2	Komparátory napětí .....	251
14.	<u>KLOPNÉ OBVODY</u> .....	260
14.1	Bistabilní obvody .....	261
14.2	Monostabilní obvody .....	267
14.3	Astabilní obvody .....	273
15.	<u>STABILIZOVANÉ ZDROJE NAPĚTÍ</u> .....	276
15.1	Parametrické stabilizátory .....	277
15.1.1	Zenerovy diody .....	277
15.1.2	Parametrický stabilizátor se Zenerovou diodou .....	282
15.1.3	Teplotní kompenzace stabilizátorů se ZD .....	289
15.2	Elektronické stabilizátory .....	292
15.2.1	Rozbor činnosti stabilizátoru se seriovou regulací .....	297
15.2.2	Návrh elektronického stabilizátoru .....	301
15.3	Elektronická ochrana stabilizátorů proti přetížení .....	305
15.4	Stabilizované zdroje napětí s monolitickými integrovanými obvody.	307
Literatura	.....	310