

Obsah

1	Číselné soustavy	5
1.1	Standardní polyadické soustavy	5
1.2	Převody mezi číselnými soustavami	7
1.2.1	Převod do desítkové soustavy	7
1.2.2	Převod z desítkové soustavy	7
1.2.3	Převod mezi příbuznými soustavami	10
2	Kombinační logické obvody	13
2.1	Logické obvody	13
2.1.1	Dělení logických obvodů	13
2.2	Kombinační obvody	14
2.3	Booleova algebra	14
2.3.1	Zákony Booleovy algebry	15
2.4	Booleovské funkce	16
2.4.1	Další booleovské funkce	18
2.4.2	Zápis booleovských funkcí	19
2.5	Schématické značky pro základní logické prvky - hradla	21
2.6	Návrh kombinačních obvodů	22
2.6.1	Nalezení booleovské funkce z tabulkového vyjádření	22
2.6.2	Minimalizace booleovských funkcí pomocí zákonů Booleovy algebry	26
2.6.3	Minimalizace funkcí pomocí map	27
2.6.4	Neúplně určené booleovské funkce	36
2.6.5	Úprava výrazu pro realizaci pomocí hradel NAND nebo NOR	38
2.7	Realizace obvodů pomocí multiplexorů a pamětí	40
2.7.1	Realizace s využitím multiplexorů	40
2.7.2	Realizace s využitím pamětí	42
3	Realizace logických obvodů	43
3.1	Úvod	43
3.2	Starší logické obvody	43
3.3	Obvody TTL	45
3.3.1	Vnitřní zapojení hradel TTL	45
3.3.2	Parametry hradel TTL	46
3.3.3	Řada obvodů TTL 74xx	51
3.3.4	Schmittovy tvarovací obvody	53
3.3.5	Obvody se speciálními výstupy	55
3.4	Obvody CMOS	58
3.4.1	Zapojení hradel CMOS	59
3.4.2	Parametry obvodů CMOS	60
3.4.3	Řady obvodů CMOS	62

3.5	Nedokonalosti při realizaci kombinačních obvodů	64
3.5.1	Funkční hazardy	64
3.5.2	Logické hazardy	66
4	Sekvenční logické obvody	69
4.1	Úvod	69
4.2	Klopné obvody	69
4.3	Standardní struktura sekvenčního obvodu	74
4.4	Konečné automaty	76
4.4.1	Popis chování automatů	77
4.4.2	Vzájemná transformace automatů typu Moore a Meally	78
4.4.3	Minimalizace počtu vnitřních stavů	83
4.4.4	Konečné automaty a sekvenční obvody	88
4.5	Návrh sekvenčních obvodů	90
4.5.1	Čítače	107
4.6	Výpočet maximální frekvence synchronizačního signálu	114
4.7	Obvody SSI, MSI, VLSI	116
4.7.1	Zákaznické a polozákaznické obvody	117
4.7.2	Programovatelné obvody	118
4.8	Jazyky pro popis digitálních obvodů	130
4.8.1	Simulace	131
4.8.2	Jazyk VHDL	131
5	Architektura počítačů	137
5.1	Von Neumannova architektura	137
5.2	Organizace hlavní paměti	140
5.3	Základní cyklus počítače	141
5.3.1	Přerušování	141
5.4	Registry	142
5.5	Instrukční sada	143
5.6	Počítače CISC a RISC, proudové zpracování instrukce	148
5.7	Aritmetika počítačů	150
5.7.1	Čísla v počítačích	150
5.7.2	Sčítání ve dvojkové soustavě, dvojková sčítačka	152
5.7.3	Zobrazení záporných čísel	153
5.7.4	Posuvy v řádové mřížce	156
5.7.5	Zobrazení desetinných čísel	157
5.7.6	Řešení datových cest aritmetické jednotky	159
5.8	Řadič	160
5.9	Paměti počítačů	161
5.9.1	Paměti RAM a ROM	161
5.9.2	Architektura paměti s adresním výběrem	162