

1.7.2	<i>Funkční hledisko</i>	46
1.7.3	<i>Řídící jazyk (JCL) a vnější funkce jádra</i>	47
1.8	<i>Obecné úvahy o tvorbě operačních systémů</i>	48
1.8.1	Tvorba programového vybavení	48
1.8.2	Realizační prostředky	48
1.8.3	Dokumentace	49
1.9	<i>Nástin obsahu dalších kapitol</i>	49
1.10	<i>Shrnutí</i>	49
	Cvičení	50
2	<i>Programování I/O operací, ošetření přerušení, struktura počítače</i>	54
2.1	<i>Struktura počítače</i>	55
2.2	<i>Programování v jazyce symbolických adres</i>	55
2.2.1	Přístup k novému počítači	56
2.2.2	Struktura počítačů řady IBM/360 a IBM/370	57
2.2.2.1	Operační paměť	57
2.2.2.2	Registry	58
2.2.2.3	Data	58
2.2.2.4	Instrukce	60
2.2.2.5	Speciální vybavení	60
2.2.3	Strojový jazyk	63
2.2.4	Jazyk symbolických adres	65
2.2.5	Příklad programu v jazyce symbolických adres	65
2.3	<i>Programování I/O operací</i>	70
2.3.1	Typy kanálů	72
2.3.2	Koncepce programování I/O operací — základní pojmy	73
2.3.3	Struktura I/O procesorů v systémech IBM/360 a IBM/370	73
2.3.3.1	Paměť	73
2.3.3.2	Registry	73
2.3.3.3	Data	73
2.3.3.4	Instrukce (příkazy)	74
2.3.3.5	Speciální vybavení	75
2.3.4	Příklady I/O programů	76
2.3.5	Komunikace mezi CPU a kanály	78
2.3.6	Příklad vstupu/výstupu s užitím jedné vyrovňávací paměti	80
2.3.7	Příklad vstupu/výstupu s užitím dvou vyrovňávacích pamětí	80
2.4	<i>Mechanismus přerušení a ošetření přerušení</i>	84
2.4.1	Příčiny přerušení	84
2.4.2	Mechanismus přerušení	85
2.4.3	Přerušovací modul	87
2.4.4	Příklad využití programového přerušení	87
2.4.5	Příklad ošetření asynchronních přerušení	91

8.5	<i>Techniky „na úkor operační paměti“ (jejich použití závisí zcela na uživateli)</i>	464
8.6	<i>Vliv uživatele na využití prostředků</i>	464
8.6.1	Vliv multiprogramování na možnosti uživatele	464
8.6.2	Psychologické aspekty	466
8.7	<i>Srovnání techniky výměn a stránkování na žádost</i>	466
8.7.1	Analyzovaný program a systém	467
8.7.2	Nekonečně velké časové kvantum	467
8.7.2.1	Systém s technikou výměn	468
8.7.2.2	Systém se stránkováním na žádost	468
8.7.3	Časové kvantum 500 ms	469
8.7.3.1	Systém s technikou výměn	470
8.7.3.2	Systém se stránkováním na žádost	470
8.7.4	Časové kvantum 50 ms	471
8.7.4.1	Systém s technikou výměn	471
8.7.4.2	Systém se stránkováním na žádost	471
8.7.5	Závěr	472
8.8	<i>Zahlcení</i>	472
8.8.1	Charakteristiky uvažovaného typu úloh	473
8.8.1.1	Parametry technického vybavení	473
8.8.1.2	Charakteristiky programu	474
8.8.2	Analýza celkového času procesoru při zpracování úlohy	474
8.8.2.1	Strategie účtování	474
8.8.2.2	T_{CPU}	476
8.8.2.3	$T_{I/O}$	476
8.8.2.4	T_{PAGE}	476
8.8.2.5	T_{TOTAL}	478
8.8.3	Závěry	478
8.8.3.1	Optimální počet úloh	478
8.8.3.2	Analýza jednotlivých předpokladů	479
8.8.3.3	Faktory, které ovlivňují zahlcení	481
8.9	Závěr	481
	Cvičení	481
9	Příklady konkrétních operačních systémů	484
9.1	<i>Úvod</i>	484
9.2	<i>Operační systémy IBM/360 a IBM/370</i>	485
9.2.1	Filosofie	485
9.2.2	Přidělování paměti	487
9.2.2.1	Přidělování paměti po sekcích	487
9.2.2.2	Stránkování na žádost	488
9.2.3	Přidělování procesoru	490
9.2.3.1	Plánovač úloh	490
9.2.3.2	Plánovač procesů	491
9.2.4	Módul periferních zařízení	492
9.2.5	Systém souborů	493

9.2.5.1	Přidělování vnější paměti	493
9.2.5.2	Adresář souborů (VTOC)	493
9.2.5.3	Katalog	493
9.2.5.4	Množina souborů uložených v sekčích	493
9.2.5.5	Přístupové metody	494
9.2.5.6	Hierarchie adresářů	495
9.3	<i>Systém CTSS</i>	495
9.3.1	Filozofie a historie	495
9.3.2	Technické vybavení	500
9.3.3	Přidělování paměti	500
9.3.4	Přidělování procesoru	501
9.3.4.1	Plánovač úloh	503
9.3.4.2	Plánovač procesů	504
9.3.5	Přidělování periferních zařízení	505
9.3.6	Systém souborů	505
9.4	<i>Systém Multics</i>	507
9.4.1	Historie systému Multics a jeho filozofie	507
9.4.2	Technické vybavení	508
9.4.3	Přidělování paměti	510
9.4.3.1	Hierarchie pamětí v systému Multics	510
9.4.3.2	Algoritmus nahrazování stránek	512
9.4.3.3	Okrhu ochrany	513
9.4.3.4	Využití operační paměti	514
9.4.4	Přidělování procesoru	515
9.4.4.1	Řízení zátěže	516
9.4.4.2	Plánovač úloh	517
9.4.4.3	Plánování procesů	518
9.4.5	Přidělování periferních zařízení	518
9.4.6	Systém souborů	520
9.5	<i>Virtuální systém VM/370</i>	521
9.5.1	Filozofie a historie systému	521
9.5.1.1	Historie	521
9.5.1.2	Použití systému a jeho výhody	523
9.5.1.3	Vazby mezi CP a CMS	524
9.5.1.4	Simulace systému IBM/360 a IBM/370	524
9.5.2	Technické prostředky	525
9.5.3	Přidělování paměti	526
9.5.4	Přidělování procesoru	527
9.5.5	Přidělování periferních zařízení	529
9.5.6	Systém souborů	530
	Cvičení	533
	<i>Dodatek A — IBM System/370 Reference Summary</i>	537
	<i>Dodatek B — Úvod do mikroprogramování</i>	553
	<i>Komentovaná literatura</i>	557
	<i>Rejstřík zkratek</i>	583
	<i>Rejstřík</i>	585

2.5	<i>Příklady vstupu/výstupu a ošetření přerušení</i>	95
2.5.1	Příklad — program IPL	95
2.5.2	Příklad použití I/O vyrovnávací paměti	99
2.5.2.1	Programy pro obsluhu tiskárny	99
2.5.2.2	Struktura programů pro obsluhu tiskárny	99
2.5.2.3	Program MAIN	101
2.5.2.4	Program PRINSET	101
2.5.2.5	Program PRINT	101
2.5.2.6	Program SIOSTART	103
2.5.2.7	Program PRINTIN	104
2.5.2.8	Kontrolní otázky	107
2.5.2.9	Odpovědi na otázky 1 a 4	108
2.6	<i>Shrnutí</i>	109
	Cvičení	109
3	<i>Přidělování paměti</i>	118
3.1	<i>Přidělování jedné související oblasti paměti</i>	119
3.1.1	Požadavky na technické vybavení	120
3.1.2	Požadavky na programové vybavení	120
3.1.3	Výhody	120
3.1.4	Nevýhody	121
3.2	<i>Multiprogramování</i>	122
3.2.1	Příklad multiprogramování	122
3.2.2	Měření doby čekání na vstup/výstup	123
3.2.3	Multiprogramování a techniky přidělování paměti	124
3.3	<i>Přidělování paměti po sekci</i>	124
3.3.1	Požadavky na technické vybavení	126
3.3.2	Algoritmus odpovídajícího programového vybavení	127
3.3.2.1	Statické určení sekci	127
3.3.2.2	Dynamické určení sekci	128
3.3.2.3	První možné umístění — algoritmus techniky	130
3.3.2.4	Nejlepší možné umístění — algoritmus techniky	130
3.3.2.5	Problém fragmentace	133
3.3.2.6	Přidělování oddělených sekci — algoritmus techniky	133
3.3.3	Výhody	134
3.3.4	Nevýhody	135
3.4	<i>Dynamické přemísťování sekci paměti</i>	135
3.4.1	Požadavky na technické vybavení	137
3.4.2	Algoritmus	138
3.4.3	Výhody	140
3.4.4	Nevýhody	140
3.5	<i>Stránkování paměti</i>	140
3.5.1	Technické prostředky	142
3.5.1.1	Stránkovací registry	143
3.5.1.2	Tabulky stránek	143

3.5.1.3	Hybridní tabulky stránek	145
3.5.2	Algoritmus	146
3.5.2.1	Přidělování adresového prostoru	146
3.5.2.2	Překrývání	146
3.5.3	Výhody	147
3.5.4	Nevýhody	148
3.6	<i>Stránkování na žádost</i>	149
3.6.1	Technické prostředky	152
3.6.2	Algoritmus příslušného programového vybavení	154
3.6.2.1	Tabulka souborů	154
3.6.2.2	Přehled ošetření výpadku stránky	154
3.6.2.3	Algoritmy nahrazování stránek v operační paměti	158
3.6.2.4	Model efektivity algoritmů nahrazování stránek a chování programu	159
3.6.2.5	Nahrazování podle strategie FIFO	161
3.6.2.6	Nahrazování podle strategie LRU	162
3.6.2.7	Modifikace algoritmu LRU	164
3.6.2.8	Anomalie rozsahu stránky	165
3.6.2.9	Strategie sdružování dvojic	167
3.6.3	Efektivita a chování programu	168
3.6.3.1	Určení sledu adres	169
3.6.3.2	Pracovní křivka	170
3.6.3.3	Teorie pracovní množiny	171
3.6.3.4	Lokalita	172
3.6.4	Výhody	172
3.6.5	Nevýhody	173
3.7	<i>Segmentace paměti</i>	173
3.7.1	Požadavky na technické vybavení	177
3.7.1.1	Reprezentace segmentované paměti	177
3.7.1.2	Transformace adres	178
3.7.2	Programové vybavení—algoritmus	178
3.7.2.1	Eliminace fragmentace	178
3.7.2.2	Virtualizace paměti	178
3.7.2.3	Dynamické rozšiřování segmentů	180
3.7.2.4	Dynamické sestavování a zavádění	180
3.7.2.5	Sdílené segmenty	184
3.7.2.6	Ochrana segmentů	187
3.7.3	Výhody	188
3.7.4	Nevýhody	188
3.8	<i>Spojení segmentace a stránkování na žádost</i>	189
3.8.1	Požadavky na technické vybavení	189
3.8.2	Algoritmy odpovídajícího programového vybavení	191
3.8.3	Výhody	192
3.8.4	Nevýhody	192
3.9	<i>Ostatní techniky přidělování paměti</i>	192
3.9.1	Výměny	192
3.9.2	Překrývání segmentů	193

3.10	<i>Nové trendy vývoje technik přidělování paměti</i>	193
3.10.1	Rozsáhlé operační paměti	194
3.10.2	Hierarchie pamětí	195
3.10.3	Speciální technické vybavení sloužící modulům přidělování paměti	196
3.10.3.1	Adresování	197
3.10.3.2	Vyrovnávací paměť	198
3.10.3.3	Algoritmus pro ovládání vyrovnávací paměti	199
3.10.3.4	Analýza efektivity	201
3.10.3.5	Další úvahy	202
3.11	<i>Shrnutí</i>	204
	Cvičení	204
4	Přidělování procesoru	211
4.1	<i>Model stavů</i>	213
4.1.1	Plánovač úloh	214
4.1.2	Plánovač procesů	214
4.1.3	Synchronizace úloh a procesů	214
4.1.4	Struktura modulu přidělování procesoru	215
4.2	<i>Plánování úloh</i>	215
4.2.1	Funkce plánovače úloh	216
4.2.2	Strategie plánování úloh	217
4.2.3	Plánování úloh v monoprogramovém operačním systému	218
4.2.3.1	Plánování úloh – strategie FIFO	218
4.2.3.2	Plánování úloh – strategie SJF	219
4.2.3.3	Plánování úloh „se znalostí budoucí situace“	219
4.2.3.4	Měření efektivity plánování	220
4.2.4	Plánování úloh v multiprogramovém operačním systému	221
4.2.4.1	Plánování úloh při multiprogramování bez paralelního provádění vstupu/výstupu	221
4.2.4.2	Plánování úloh při multiprogramování s paralelním prováděním vstupu/výstupu	225
4.2.4.3	Plánování úloh s akceptováním požadavků na operační paměť, bez paralelního provádění vstupu/výstupu	229
4.2.4.4	Plánování úloh s akceptováním požadavků na operační paměť a na magnetické pásky, bez paralelního provádění I/O operací	231
4.2.5	Plánování úloh – shrnutí	231
4.3	<i>Plánování procesů</i>	234
4.3.1	Funkce	235
4.3.2	Plánovací strategie	235
4.3.3	Stavové diagramy procesů	237
4.3.4	Hodnocení efektivity algoritmu cyklické obsluhy	238
4.4	<i>Multiprocesorové systémy</i>	241
4.4.1	Oddělené systémy	242
4.4.2	Koordinované plánování úloh	242

4.4.3	Technika plánování pán/sluha	242
4.4.4	Homogenní plánování procesů	243
4.5	<i>Synchronizace procesů</i>	244
4.5.1	Časová závislost procesů	244
4.5.2	Synchronizační mechanismus	247
4.5.2.1	Instrukce TS (test a nastavení)	247
4.5.2.2	Funkce WAIT a SIGNAL	248
4.5.2.3	P a V operace nad obecnými semafory	249
4.5.2.4	Komunikace procesů zasíláním zpráv	251
4.5.3	Zablokování	251
4.5.3.1	Úplné počáteční přidělení	252
4.5.3.2	Techniky dynamického přidělování	252
4.5.3.3	Detekce a zotavení	255
4.5.3.4	Výzkum problematiky zablokování	257
4.5.4	Úvahy o efektivitě synchronizačních mechanismů	257
4.5.4.1	Technika blokování („uzamčení zámku“) s odkladem a s testováním	257
4.5.4.2	Analýza programové výluky procesoru	258
4.5.4.3	Redukce režie synchronizace	260
4.6	<i>Spojení plánování úloh a plánování procesů</i>	261
4.7	<i>Shrnutí</i>	262
	<i>Cvičení</i>	263
5	Modul přidělování periferních zařízení	274
5.1	<i>Techniky přidělování periferních zařízení</i>	275
5.1.1	Pevně přidělovaná periferní zařízení	275
5.1.2	Sdílená periferní zařízení	275
5.1.3	Virtuální periferní zařízení	276
5.1.4	Zobecnění strategie	276
5.2	<i>Technické charakteristiky periferních zařízení</i>	276
5.2.1	I/O zařízení	277
5.2.2	Vnější paměti	277
5.2.2.1	Paměti se sekvenčním přístupem	277
5.2.2.2	Zařízení s konstantním přímým přístupem	280
5.2.2.3	Paměť s přímým přístupem	281
5.2.2.3.1	Bubny a disky s pevnými hlavami	281
5.2.2.3.2	Disky a bubny. Diskové a bubnové paměti s pohyblivými čtecími a zapisovacími hlavami	285
5.2.2.3.3	Obecné charakteristiky	287
5.3	<i>Kanály a řídící jednotky</i>	287
5.3.1	Nezávislá činnost jednotlivých periferií	288
5.3.2	Používání vyrovnávacích pamětí	289
5.3.3	Vicecestný přístup k periferním zařízením	289
5.3.4	Blokově multiplexní kanály	290
5.4	<i>Vlastní přidělování periferních zařízení</i>	290

5.5	<i>I/O dispečer, I/O plánovač a periferní moduly</i>	291
5.5.1	I/O dispečer	291
5.5.2	I/O plánovač	293
5.5.3	Periferní moduly	293
5.5.3.1	Uspořádání podle umístění na rotujícím médiu	293
5.5.3.2	Alternativní adresy	295
5.5.3.3	Nastavování čtecí a zapisovací hlavy	295
5.5.4	Režie modulu přidělování periferních zařízení	296
5.6	<i>Virtuální periferní zařízení</i>	297
5.6.1	Motivace	297
5.6.2	Historický vývoj řešení	298
5.6.2.1	Vstup a výstup prováděný nespřaženě (offline)	298
5.6.2.2	Přímo propojené systémy	300
5.6.2.3	Systémy s pomocným procesorem	301
5.6.2.4	Virtuální systém	303
5.6.3	Návrh systému spooling	304
5.6.3.1	Systém spooling — vstup	305
5.6.3.2	Systém spooling a plánování úloh	307
5.6.3.3	Systém spooling — algoritmus vstupu	307
5.6.3.4	Algoritmus systému spooling — speciální případy	309
5.6.4	Efektivita systému spooling	310
5.7	<i>Tendence dalšího vývoje technik přidělování periferních zařízení</i>	313
5.8	<i>Shrnutí</i>	314
	<i>Cvičení</i>	314
6	<i>Systém souborů</i>	322
6.1	<i>Úvod</i>	322
6.2	<i>Jednoduchý systém souborů</i>	324
6.2.1	Adresář souborů	325
6.2.2	Postup při zpracování žádosti o přístup k datům z určitého souboru	326
6.3	<i>Obecný model systému souborů</i>	326
6.3.1	Adresář souborů	328
6.3.2	Symbolický systém souborů	329
6.3.3	Základní systém souborů	330
6.3.4	Modul ochrany souborů (ACV)	331
6.3.5	Logický systém souborů	332
6.3.6	Fyzický systém souborů	333
6.3.7	Modul přidělování záložní paměti	334
6.3.8	Modul ovládání periferních zařízení	334
6.3.9	I/O plánovač a periferní modul	334
6.3.10	Přechody mezi jednotlivými moduly systému souborů	334
6.3.11	Nedostatky uvedeného jednoduchého systému souborů	335

6.4	<i>Symbolický systém souborů</i>	336
6.4.1	Adresáře souborů	337
6.4.2	Příklad hierarchie souborů	337
6.5	<i>Základní systém souborů</i>	339
6.6	<i>Prověřování přístupových práv</i>	339
6.6.1	Přístupová matic a přístupový seznam	339
6.6.2	Hesla	341
6.6.3	Kryptografie	341
6.6.4	Shrnutí	341
6.7	<i>Logický systém souborů</i>	342
6.7.1	Sekvenční organizace vět pevné délky	342
6.7.1.1	Sekvenční přístup	342
6.7.1.2	Přímý přístup	343
6.7.2	Sekvenční organizace vět proměnné délky	343
6.7.2.1	Sekvenční přístup	344
6.7.2.2	Přímý přístup	344
6.7.3	Sekvenční organizace podle klíčů	344
6.7.4	Věty s více klíči	345
6.7.5	Zřetězení vět	346
6.7.6	Relační struktury, trojice vět	347
6.8	<i>Fyzický systém souborů</i>	347
6.8.1	Minimalizace I/O operací	348
6.8.2	Nezávislost délky vět na délce bloků	348
6.8.3	Přidělování nesouvislých úseků záložní paměti jednotlivým souborům	349
6.8.3.1	Zřetězení bloků	350
6.8.3.2	Mapovací funkce souboru (tabulka souboru)	350
6.9	<i>Modul přidělování záložní paměti</i>	351
6.9.1	Automatické přidělování záložní paměti	352
6.9.2	Dynamické přidělování záložní paměti	352
6.9.2.1	Tabulka volných bloků	352
6.9.2.2	Zřetězení volných bloků	353
6.9.2.3	Bitová tabulka	353
6.10	<i>Modul ovládání periferních zařízení, modul inicializace I/O operací, periferní modul</i>	354
6.11	<i>Trend dalšího vývoje</i>	354
	Cvičení	356
7	Příklad návrhu operačního systému	361
7.1	<i>Úvod</i>	361
7.2	<i>Základní charakteristiky systému</i>	362

7.3	<i>Struktura systému</i>	363
7.3.1	Virtuální (rozšířený) počítač	364
7.3.2	Přehled použitých koncepcí	365
7.4	<i>Hierarchická struktura operačního systému</i>	365
7.4.1	Modul přidělování procesoru — nižší úroveň	366
7.4.2	Modul přidělování paměti	367
7.4.3	Modul přidělování procesoru — vyšší úroveň	367
7.4.4	Modul periferních zařízení, řídící procesy periferií	368
7.4.5	Modul interpretace příkazů řídícího jazyka a odpovídající proces	369
7.4.6	Uživatelský program a proces	369
7.5	<i>Programy a datové struktury jádra operačního systému</i>	369
7.5.1	Modul zpracování SVC	369
7.5.2	Seznam programů (funkcí) jádra operačního systému	370
7.6	<i>Datové struktury modulu přidělování procesoru na nižší úrovni</i>	371
7.6.1	Řídící blok procesu (PCB)	371
7.6.2	Úklidové oblasti	374
7.6.3	Semafora	374
7.6.4	RUNNING	374
7.6.5	NEXTTRY	375
7.6.6	NEXTTRY_MODIFIED	375
7.6.7	SYSTEM_SEM_SAVE_AREA	375
7.6.8	Datové struktury	375
7.7	<i>Jednotlivé programy (funkce) modulu přidělování procesoru na nižší úrovni</i>	375
7.7.1	Dispečer	375
7.7.2	Program XP	378
7.7.3	Program XV	378
7.7.4	Program XPER	378
7.7.5	Program XEXC	379
7.7.6	Program XCOM	379
7.8	<i>Datové struktury modulu přidělování paměti</i>	379
7.8.1	Bloky volné paměti (FSB)	379
7.8.2	FSB — odkaz	379
7.8.3	FSB — semafor	380
7.8.4	Semafor paměti	380
7.8.5	Datové struktury	380
7.9	<i>Programy modulu přidělování paměti</i>	381
7.9.1	Program XA	381
7.9.2	Program XB	381
7.9.3	Program XF	382
7.10	<i>Modul přidělování procesoru — vyšší úroveň</i>	382
7.10.1	Zprávy	382
7.10.2	Příklad datových struktur	383

7.11	<i>Programy modulu přidělování procesoru na vyšší úrovní</i>	384
7.11.1	Program XC	384
7.11.2	Program XD	384
7.11.3	Program XH	384
7.11.4	Program XI	385
7.11.5	Program XJ	385
7.11.6	Program XN	385
7.11.7	Program XR	385
7.11.8	Program XS	385
7.11.9	Program XY	386
7.11.10	Program XZ	386
7.11.11	Program XQUE ošetření chyby	386
7.12	<i>Datové struktury modulu periferních zařízení</i>	387
7.12.1	Řídící blok jednotky	387
7.12.2	Semafor CAW (CAWSEM)	387
7.13	<i>Programy a procesy modulu periferních zařízení</i>	388
7.13.1	Řídící proces snímače štítků	388
7.13.2	Řídící proces tiskárny	389
7.13.3	Program EXCP	389
7.13.4	Program ošetření I/O přerušení	389
7.14	<i>Řídící procesy a jim odpovídající program</i>	390
7.14.1	Program řídicího procesu	390
7.14.2	Inicializace operačního systému	394
7.15	<i>Uživatelské programy a procesy</i>	394
7.15.1	Ukončení uživatelských procesů	396
7.15.2	Provádění uživatelských procesů	396
7.16	<i>Trasování prováděných instrukcí SVC</i>	396
7.17	Výpis zdrojového programu operačního systému	396
	Cvičení	455
8	<i>Vzájemné závislosti prostředků a využitnoco-vání efektivity. Vazby mezi jednotlivými systémovými moduly</i>	458
8.1	<i>Přidělování paměti</i>	459
8.2	<i>Přidělování procesoru</i>	459
8.3	<i>Přidělování periferních zařízení</i>	461
8.3.1	Přeuspřádání front	461
8.3.2	Sdružování vět do bloků a použití vyrovnávacích pamětí	462
8.3.3	Techniky zhuštování dat	462
8.4	<i>Systém souborů</i>	463