

Obsah

PŘEDMLUVA	3
OBSAH	5
SEZNAM OBRÁZKŮ	7
1. VÝROKOVÝ POČET A BOOLEOVSKÁ ALGEBRA.....	9
1.1. Výrokový počet	9
1.2. Booleovská algebra	10
1.3. Logický důsledek	12
2. DISJUNKTIVNÍ A KONJUNKTIVNÍ NORMÁLNÍ FORMA	15
2.1. Převod logické formule do DN formy	15
2.1.1. Pomocí ekvivalentních úprav	15
2.1.2. Pomocí pravdivostní tabulky	16
2.2. Převod logické formule do KN formy	18
2.2.1. Pomocí pravdivostní tabulky	18
2.3. Převod do DNF a KNF pomocí Karnaughovy mapy	20
3. ANALÝZA A SYNTÉZA LOGICKÝCH OBVODŮ.....	25
3.1. Logický obvod	25
3.2. Analýza kombinačních obvodů	25
3.3. Syntéza kombinačních obvodů	27
3.3.1. Syntéza obvodů z hradel NON, AND, OR	27
3.3.2. Syntéza obvodů pouze z hradel NAND	28
3.3.3. Syntéza obvodů pouze z hradel NOR	31
3.4. Realizace logických obvodů tranzistory	33
3.4.1. Realizace logických hodnot	33
3.4.2. Princip bipolárního tranzistoru	34
3.4.3. Zapojení s jedním tranzistorem	34
3.4.4. Zapojení s dvěma tranzistory – varianta 1	35
3.4.5. Zapojení s dvěma tranzistory – varianta 2	36
4. KOMBINAČNÍ LOGICKÉ OBVODY	41
4.1. Kodér	41
4.2. Dekodér	42
4.2.1. Dekodér se vstupem Enable	43
4.3. Multiplexor	44

4.4.	Demultiplexor	45
5.	SEKVENČNÍ LOGICKÉ OBVODY	49
5.1.	S-R klopný obvod	49
5.1.1.	Stabilní stavy S-R klopného obvodu.....	50
5.1.2.	Použití S-R klopného obvodu	54
5.2.	S-R klopný obvod řízený hodinovými pulsy.....	54
5.2.1.	Použití S-R klopného obvodu jako 1-bitové paměti	55
5.3.	D-klopný obvod s hodinovým vstupem.....	55
5.3.1.	Použití D-klopného obvodu jako 1-bitové paměti	56
5.4.	J-K klopný obvod	56
5.5.	Typy klopných obvodů.....	56
5.5.1.	Obvody typu latch.....	56
5.5.2.	Obvody typu flip-flop	57
5.5.3.	Obvody typu master-slave	57
5.6.	Použití klopných obvodů.....	58
5.6.1.	Registr.....	58
5.6.2.	Posuvný registr	58
5.6.3.	Asynchronní čítač	59
6.	REALIZACE HLAVNÍCH ČÁSTÍ POČÍTAČE	63
6.1.	Procesor počítače.....	63
6.1.1.	Aritmeticko-logická jednotka	64
6.1.2.	Sčítačka.....	64
6.2.	Paměti počítače	67
6.2.1.	Rozdělení paměti počítače	67
6.2.2.	Vnitřní paměti	67
6.2.3.	Paměti typu ROM	67
6.2.4.	Paměti typu RAM	73
6.2.5.	Mezipaměti (cache paměti).....	73
6.3.	Systém adresace paměti	77
6.3.1.	Strategie přidělování paměti	78
6.3.2.	Virtuální paměť.....	78
6.3.3.	TLB cache.....	79
6.4.	Vstupně-výstupní moduly	80
6.4.1.	DMA modul.....	80
6.4.2.	Vstupně-výstupní kanál	81
	POUŽITÁ A DOPORUČENÁ LITERATURA	85