

<b>Obsah</b>	<b>str.</b>
Obsah, místo úvodu	
<b>1 Architektura a struktura ATmega128/128L</b>	
1.1 Funkční blokové schéma mikropočítače	1
1.2 Paměťové prostory	2
1.3 Struktura paměťového prostoru	3
1.4 Paměťové prostory pro data	4
1.5 Univerzální registry	5
1.6 Zásobníková paměť	6
1.7 I/O registry	7
1.8 Vstupní a výstupní porty	8
1.9 Časovače a čítače	14
1.9.1 Časovač t/c0	14
1.9.2 Časovač t/c3 (t/c1)	18
1.10 Analogový komparátor	13
1.11 A/D převodník	25
1.12 Komunikační kanály usart	28
1.13 Permanentní paměť dat eeprom	33
1.14 Podsystem přerušení	35
1.15 Rychlá obvodová násobička	38
1.16 Zapojení laboratorního vývojového systému	40
<b>2 Programování ATmega128/128L jazykem symbolických adres</b>	
2.1 Struktura instrukce	45
2.2 Způsoby adresování	46
2.3 Funkčně uspořádaný přehled instrukcí	50
2.4 Pseudo instrukce	53
2.5 Aritmetické a logické výrazy	56
2.6 Zápis operandů	56
2.7 Obvyklá struktura programu	57
2.8 Obvyklá struktura podprogramu	59
2.9 Typické segmenty programu	60
2.9.1 Nastavení univerzálních registrů	60
2.9.2 Operace s univerzálními registry	60
2.9.3 Nastavení zásobníku	61
2.9.4 Programované úklidy do zásobníku	61
2.9.5 Čtení konstant z paměti programu	61
2.9.6 Přesuny dat mezi univerzálními registry a pamětí dat	62
2.9.7 Blokované přesuny dat	62
2.9.8 Nastavení i/o registrů	63
2.9.9 Přístup ke stavovému registru	64
2.9.10 Větvění programu	65
2.9.11 Programová realizace malých zpoždění	66
2.10 Makroinstrukce	70
2.11 Sedmibitový kód ASCII (ISO 7)	74
2.12 ASCII (ISO 7) – řídicí, oddělovací a speciální znaky	75
2.13 Formát dat INTEL HEX	76
<b>3 Integrované vývojové prostředí AVR Studio</b>	
3.1 Ovládání programu AVR Studio v. 4	77
3.2 Prázdné okno dokumentu	77
3.3 Otevření zdrojového souboru projektu	78
3.4 Překlad zdrojového souboru projektu	78
3.5 Zápis nového zdrojového souboru projektu	80
3.6 Ladění vestavěným simulátorem	83
3.7 Vazba simulátoru na vnější prostředí aplikačního programu	87
3.8 Simulace operací s datovou pamětí eeprom	88
3.9 Práce s nápovědou	90
Literatura	92