

Obsah

1. ÚVOD	7
1.1. ÚVOD K PŮVODNÍMU VYDÁNÍ SKRIPT	7
1.2. ÚVOD K REEDICI SKRIPT	8
2. AUTOMATICKÁ REGISTRACE A ZPRACOVÁNÍ VÝSLEDKŮ EXPERIMENTU	9
2.1. ANALOGOVÉ A ČÍSLICOVÉ ZPRACOVÁNÍ SIGNÁLŮ	9
2.2. PŘEVODNÍKY MĚŘENÉ VELIČINY NA ELEKTRICKÝ SIGNÁL	11
2.3. ANALOGOVÉ ZPRACOVÁNÍ SIGNÁLŮ	12
2.4. ČÍSLICOVÉ ZPRACOVÁNÍ SIGNÁLŮ	14
2.5. HYBRIDNÍ ZPRACOVÁNÍ SIGNÁLŮ	17
3. OPERAČNÍ ZESILOVAČE	18
3.1. ÚVOD	18
3.2. NÁHRADNÍ ZAPOJENÍ OPERAČNÍHO ZESILOVAČE PRO MALÉ SIGNÁLY	18
3.3. ZAPOJENÍ S INVERTUJÍCÍM VSTUPEM	19
3.4. ZAPOJENÍ S NEINVERTUJÍCÍM VSTUPEM	20
3.5. VLIV KONEČNÉHO VSTUPNÍHO ODPORU ZESILOVAČE A KOEFICIENTU ZESÍLENÍ	21
3.6. VSTUPNÍ IMPEDANCE REÁLNÉHO OPERAČNÍHO ZESILOVAČE	23
3.7. VLIV SOUČTOVÉHO SIGNÁLU	24
3.8. VLIV OFSETU A DRIFTU REÁLNÉHO OPERAČNÍHO ZESILOVAČE	26
3.9. VLIV FREKVENČNÍ CHARAKTERISTIKY REÁLNÉHO OPERAČNÍHO ZESILOVAČE	27
3.10. RYCHLOSŤ PŘEBÉHU	29
3.11. KOMPENZACE OFSETU A DRIFTU U OPERAČNÍCH ZESILOVAČŮ	30
3.12. MĚŘENÍ PARAMETRŮ OPERAČNÍHO ZESILOVAČE	32
3.12.1. <i>Měření zesílení otevřené smyčky</i>	32
3.12.2. <i>Měření offsetu</i>	32
3.12.3. <i>Měření činitele potlačení součtového signálu</i>	33
3.13. NĚKTERÉ SPECIÁLNÍ OBVODY OPERAČNÍCH ZESILOVAČŮ	34
3.13.1. <i>Omezovače</i>	34
3.13.2. <i>Výkonové zesilovače</i>	34
4. ANALOGOVÉ ZPRACOVÁNÍ SIGNÁLŮ	36
4.1. ÚVOD	36
4.2. FUNKČNÍ MĚNIČE	36
4.3. ANALOGOVÁ INTEGRACE A DERIVACE	41
4.3.1. <i>Analogová integrace</i>	41
4.3.1.1. <i>Režim počátečních podmínek</i>	41
4.3.1.2. <i>Režim integrace</i>	42
4.3.1.3. <i>Režim analogové paměti</i>	42
4.3.2. <i>Analogová derivace</i>	43
4.4. ZÁKLADNÍ ARITMETICKÉ OPERACE	45
4.4.1. <i>Analogové sčítání a odečítání</i>	45
4.4.2. <i>Analogové násobení a dělení</i>	46
4.5. KOMPARÁTORY A ELEKTRONICKÉ SPINAČE	49
4.5.1. <i>Komparační zesilovač</i>	49
4.5.2. <i>Elektronické spinače</i>	52
4.6. ANALOGOVÉ POČÍTAČE	55

5. ZÁKLADY ČÍSLICOVÝCH OBVODŮ	57
5.1. ČISELNÉ SOUSTAVY	57
5.1.1. Pojem číselné soustavy	57
5.1.2. Aritmetické operace s binárními čísly	58
5.2. LOGICKÉ OPERACE A JEJICH REPREZENTACE ELEKTRONICKÝMI OBVODY	62
5.2.1. Základní pojmy	62
5.2.2. Booleovy algebry a jejich vlastnosti	63
5.2.3. Reprezentace základních logických funkcí elektronickými obvody	66
5.2.4. Integrované logické systémy	70
5.2.4.1. Systém DCTL	71
5.2.4.2. Systém RTL	72
5.2.4.3. Systémy DTL	72
5.2.4.4. Systémy TTL	73
5.2.4.5. Systémy MTL (I^2L)	75
5.2.4.6. Systémy Schottky – TTL (STTL)	76
5.2.4.7. Systémy ECL	77
5.2.4.8. Systémy MOS/CMOS	78
5.2.4.9. Logická hradla s třemi stavami	80
5.3. KOMBINAČNÍ LOGICKÉ SYSTEMLY	81
5.4. METODY ZJEDNODUŠOVÁNÍ LOGICKÝCH VÝRAZŮ	84
5.4.1. Předmět a metody zjednodušování logických výrazů	84
5.4.2. Algebraická metoda zjednodušování	85
5.5. SEKVENČNÍ LOGICKÉ SYSTEMLY	87
5.5.1. Klopny obvod R-S	87
5.5.2. Dvojčinný klopny obvod J-K (klopny obvod J-K typu master-slave)	89
5.5.3. Klopny obvod typu D	90
5.5.4. Klopny obvod typu T	90
5.5.5. Přehled klopnych obvodů	90
5.6. POSUVNÉ REGISTRY	91
5.6.1. Sériový vstup dat	91
5.6.2. Paralelní vstup dat	92
5.6.3. Kruhový registr	93
5.7. ČÍTAČE	93
5.7.1. Asynchronní čítač vpřed	93
5.7.2. Synchronní čítače	95
5.7.3. Vratný čítač	95
6. PŘEVODNÍKY ANALOGOVÝCH A ČÍSLICOVÝCH SIGNÁLŮ	97
6.1. ČÍSLICOVĚ-ANALOGOVÝ PŘEVODNÍK	97
6.2. ANALOGOVĚ-ČÍSLICOVÝ PŘEVODNÍK	100
6.2.1. Převodník využívající dvojnásobné analogové integrace	100
6.2.2. Převodník komparačního typu	102
7. MIKROPOČÍTAČE	105
7.1. ZÁKLADNÍ ARCHITEKTURA POČÍTAČE	105
7.2. OPERAČNÍ PAMĚŤ	106
7.2.1. Paměti typu ROM	106
7.2.2. Paměti typu RAM	107
7.3. ARITMETICKO-LOGICKÁ JEDNOTKA	110
7.3.1. Aritmetické operace	111
7.3.2. Logické operace	114
7.3.3. Architektura ALU	115
7.3.4. Registr aritmeticko-logická jednotka	116
7.3.5. Násobení a dělení	118
7.4. VSTUPNĚ-VÝSTUPNÍ OBVOD, SBĚRNICE	119

7.4.1. Vstupně-výstupní obvod	120
7.4.2. Vnitřní sběrnice mikroprocesoru	120
7.5. ŘADIČ	121
7.6. MIKROPROCESOR	127
7.7. JEDNOČIPOVÉ MIKROPOČÍTAČE	131
8. Závěr	136