

# Obsah:

<b>1</b>	<b>ÚVOD.....</b>	<b>9</b>
1.1	ANALOGOVÉ A ČÍSLICOVÉ VELIČINY .....	10
1.2	ANALOGOVÉ A ČÍSLICOVÉ SIGNÁLY .....	12
1.3	ZAMĚŘENÍ UČEBNICE.....	13
<b>2</b>	<b>ČÍSELNÉ SOUSTAVY .....</b>	<b>15</b>
2.1	OBVYKLÉ ČÍSELNÉ SOUSTAVY .....	16
2.2	PŘEVODY MEZI ČÍSELNÝMI SOUSTAVAMI.....	18
2.2.1	<i>Převod čísla do dekadické soustavy.....</i>	<i>18</i>
2.2.2	<i>Převod čísla z dekadické soustavy .....</i>	<i>19</i>
2.2.3	<i>Převody mezi obecnými soustavami.....</i>	<i>22</i>
2.2.4	<i>Převod desetinných čísel do dvojkové soustavy.....</i>	<i>24</i>
2.2.5	<i>Aritmetické operace v číselných soustavách .....</i>	<i>25</i>
2.2.6	<i>Vyjádření záporných čísel.....</i>	<i>33</i>
2.3	ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ.....	38
<b>3</b>	<b>KÓDOVÁNÍ DAT .....</b>	<b>39</b>
3.1	KÓDY POUŽÍVANÉ PRO STROJOVÉ OPERACE.....	39
3.1.1	<i>Přímý dvojkový kód .....</i>	<i>40</i>
3.1.2	<i>Kódy pro zkrácení zápisu binárních čísel.....</i>	<i>40</i>
3.1.3	<i>BCD kód (8421 kód).....</i>	<i>41</i>
3.1.4	<i>Excess 3 kód ( kód BCD+3).....</i>	<i>42</i>
3.1.5	<i>Grayův kód.....</i>	<i>43</i>
3.1.6	<i>Kódy k z n .....</i>	<i>46</i>
3.2	OCHRANA PŘI PŘENOSU KÓDŮ .....	46
3.2.1	<i>Kontrola paritou.....</i>	<i>46</i>
3.2.2	<i>Samoopravný kód.....</i>	<i>47</i>
3.3	ČÁROVÉ KÓDY .....	49
3.4	MAGNETICKÝ KÓD .....	52
3.5	KÓD ASCII .....	54
3.6	UNICODE .....	55
3.7	ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ.....	57
<b>4</b>	<b>LOGICKÉ FUNKCE.....</b>	<b>58</b>
4.1	LOGICKÉ FUNKCE JEDNÉ PROMĚNNÉ .....	59
4.2	LOGICKÉ FUNKCE DVOU PROMĚNNÝCH .....	60
4.3	BOOLEOVA ALGEBRA.....	63



4.4	ZPŮSOBY POPISU LOGICKÝCH FUNKCÍ .....	66
4.4.1	<i>Pravdivostní tabulka</i> .....	66
4.4.2	<i>Seznam stavových indexů</i> .....	69
4.4.3	<i>Logický výraz</i> .....	70
4.4.4	<i>Věnnův diagram</i> .....	71
4.4.5	<i>Zobrazení pomocí map</i> .....	71
4.4.6	<i>Zobrazení na n - rozměrném tělese</i> .....	74
4.5	MINIMALIZACE LOGICKÝCH FUNKCÍ .....	75
4.5.1	<i>Minimalizace pomocí zákonů Booleovy algebry</i> .....	76
4.5.2	<i>Minimalizace logické funkce pomocí map</i> .....	78
4.5.3	<i>Minimalizace metodou Quine - Mc Cluskey</i> .....	84
4.6	ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ.....	86
<b>5</b>	<b>ZÁKLADNÍ LOGICKÉ ČLENY</b> .....	<b>88</b>
5.1	ZÁKLADNÍ POJMY LOGICKÝCH ČLENŮ.....	90
5.1.1	<i>Šumová imunita</i> .....	91
5.1.2	<i>Logický zisk N</i> .....	92
5.1.3	<i>Dynamické parametry logických obvodů</i> .....	92
5.1.4	<i>Frekvenční poměry</i> .....	94
5.1.5	<i>Energetické poměry logických členů</i> .....	94
5.1.6	<i>Připojení nepoužitých vstupů</i> .....	94
5.2	LOGICKÁ ZAPOJENÍ TTL .....	95
5.2.1	<i>Hradlo NAND</i> .....	95
5.2.2	<i>Hradlo NOR</i> .....	97
5.2.3	<i>Modifikace členů TTL</i> .....	98
5.3	LOGICKÉ OBVODY CMOS.....	100
5.3.1	<i>Princip činnosti invertoru CMOS</i> .....	103
5.3.2	<i>Hradla NAND a NOR</i> .....	105
5.3.3	<i>Základní parametry</i> .....	106
5.3.4	<i>Vzájemné spojování obvodů CMOS a TTL</i> .....	108
5.3.5	<i>Několik praktických poznámek</i> .....	110
5.4	ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ.....	112
<b>6</b>	<b>KOMBINAČNÍ LOGICKÉ OBVODY</b> .....	<b>113</b>
6.1	SYNTÉZA KOMBINAČNÍCH LOGICKÝCH OBVODŮ .....	114
6.1.1	.....	116
6.2	DEKODÉRY .....	118
6.2.1	<i>Dekodér z binárního kódu na kód 1 z N</i> .....	118
6.2.2	<i>Dekodér z kódu BCD na kód 1 z 10</i> .....	121
6.2.3	<i>Dekodéry pro sedmisegmentové displeje</i> .....	122
6.3	MULTIPLEXERY.....	127
6.4	DEMUTIPLEXERY.....	133



6.5	KOMPARÁTORY.....	135
6.6	OBVODY PRO ARITMETICKÉ OPERACE .....	138
6.6.1	<i>Sčítačky</i> .....	138
6.6.2	<i>Poloviční sčítačka</i> .....	140
6.6.3	<i>Úplná sčítačka</i> .....	142
6.6.4	<i>Paralelní sčítačky</i> .....	144
6.6.5	<i>BCD sčítačka</i> .....	148
6.7	ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ.....	151
<b>7</b>	<b>SEKVENČNÍ LOGICKÉ OBVODY .....</b>	<b>152</b>
7.1	ZÁKLADNÍ POJMY .....	153
7.1.1	<i>Časové generování stavu</i> .....	154
7.2	ARCHITEKTURA SEKVENČNÍCH OBVODŮ .....	155
7.3	STAVOVÝ DIAGRAM.....	157
7.4	SYNTÉZA SEKVENČNÍCH LOGICKÝCH OBVODŮ.....	157
7.5	KLOPNÉ OBVODY .....	158
7.5.1	<i>Jednoduchý klopný obvod RS</i> .....	159
7.5.2	<i>Klopný obvod RST</i> .....	163
7.5.3	<i>Klopný obvod typu D</i> .....	164
7.5.4	<i>Dvojčinný klopný obvod RST</i> .....	166
7.5.5	<i>Dvojčinný klopný obvod JK</i> .....	167
7.5.6	<i>Čelem řízený klopný obvod typu D</i> .....	168
7.6	NÁVRH SEKVENČNÍCH OBVODŮ.....	170
<b>8</b>	<b>POSUVNÉ REGISTRY A ČÍTAČE .....</b>	<b>181</b>
8.1	POSUVNÉ REGISTRY.....	181
8.1.1	<i>Statické posuvné registry</i> .....	182
8.1.2	<i>Dynamické posuvné registry</i> .....	186
8.1.3	<i>Struktury CCD</i> .....	188
8.2	ČÍTAČE IMPULSŮ A DĚLIČE FREKVENCE .....	189
8.2.1	<i>Asynchronní čítače</i> .....	192
8.2.2	<i>Synchronní čítače</i> .....	194
8.2.3	<i>Návrh čítačů</i> .....	196
8.2.4	<i>Integrované asynchronní čítače</i> .....	196
8.2.5	<i>Integrované synchronní čítače</i> .....	202
8.3	ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ.....	207
<b>9</b>	<b>PAMĚTI.....</b>	<b>208</b>
9.1	DĚLENÍ PAMĚTÍ.....	209
9.1.1	<i>Dělení podle způsobu přístupu do paměti</i> .....	210
9.1.2	<i>Dělení podle možnosti zápisu a čtení</i> .....	210
9.1.3	<i>Dělení podle činnosti paměťové buňky</i> .....	212



9.1.4	<i>Dělení paměti podle technologie</i> .....	213
9.2	<b>PAMĚTI RWM - RAM</b> .....	217
9.2.1	<i>Statické paměti RWM</i> .....	217
9.2.2	<i>Dynamické paměti</i> .....	222
9.2.3	<i>Obvody pro řízení obnovy</i> .....	224
9.3	<b>PAMĚTI ROM</b> .....	226
9.3.1	<i>Maskou programovatelná ROM</i> .....	227
9.3.2	<i>Programovatelná paměť PROM</i> .....	227
9.3.3	<i>Paměť EPROM</i> .....	228
9.3.4	<i>Elektricky mazatelná paměť EEPROM</i> .....	230
9.3.5	<i>Paměťové systémy</i> .....	231
9.4	<b>ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ</b> .....	236
<b>10</b>	<b>ÚVOD DO MIKROPROCESOROVÉ TECHNIKY</b> .....	<b>237</b>
10.1	<b>NĚKTERÉ POJMY MIKROPROCESOROVÉ TECHNIKY</b> .....	237
10.2	<b>STRUKTURY POČÍTAČŮ</b> .....	238
10.2.1	<i>Von Neumannova architektura</i> .....	238
10.2.2	<i>Činnost počítače s von Neumannovou koncepcí</i> .....	242
10.2.3	<i>Současné počítače s von Neumannovou koncepcí</i> .....	243
10.3	<b>HARWARDSKÁ ARCHITEKTURA</b> .....	243
10.3.1	<i>Popis Harwardské architektury</i> .....	244
10.4	<b>ZÁKLADNÍ BLOKY MIKROPROCESORU</b> .....	246
10.4.1	<i>Aritmeticko-logická jednotka</i> .....	248
10.4.2	<i>Stavové registry</i> .....	249
10.4.3	<i>Pracovní registry</i> .....	249
10.5	<b>PROCESORY CISC A RISC</b> .....	250
10.5.1	<i>Vlastnosti procesorů CISC</i> .....	250
10.5.2	<i>Procesory s instrukční sadou RISC</i> .....	250
10.5.3	<i>Porovnání procesorů CISC a RISC</i> .....	251
10.6	<b>ČINNOST BLOKŮ V PROCESORECH</b> .....	253
10.6.1	<i>Činnost řadiče mikroprocesoru</i> .....	253
10.6.2	<i>Druhy řadičů</i> .....	255
10.6.3	<i>Klasifikace mikroinstrukcí</i> .....	259
10.7	<b>ÚLOHY K SAMOSTATNÉMU ŘEŠENÍ</b> .....	261
	<b>LITERATURA</b> .....	<b>262</b>
	<b>REJSTŘÍK</b> .....	<b>263</b>