

O B S A H

str.

ÚVOD	4
1. ČÍSELNÉ SÚSTAVY A KÓDY	5
1.1 Polyadické číselné sústavy	5
1.1.2 Prevod čísiel z jednej polyadickej sústavy do druhej	6
1.2 Nepolyadické číselné sústavy	11
1.2.1 Binárne kódovaná desiatková sústava	11
1.2.2 Zvyškové číselné sústavy - ZČS	11
1.2.2.1 Prevod zo ZČS do dekadického sústavy..	13
1.3 Binárne kódy	14
1.3.1 Štvorbitové kódy	14
1.3.2 Kódy s väčším počtom bitov	18
1.3.3 Zisťovanie a oprava chýb v kódoch	18
1.3.4 Kódovanie abecedne - číslicových znakov	21
1.4 Aritmetické operácie v číselných sústavách a kódoch	21
1.4.1 Reprezentácia záporných čísel	21
1.4.2 Aritmetické operácie v dvojkovej sústave	24
1.4.3 Desiatková aritmetika v číslicových systémoch	28
1.4.4 Zobrazenie čísel a aritmetika v pohyblivej radovej čiarky	30
1.4.5 Operácie v zvyškových číselných sústavách ...	31
2. ALGEBRY LOGIKY A LOGICKÉ FUNKCIE	33
2.1 Booleova algebra	33
2.2 Peirceova algebra	37
2.3 Schefferova algebra	39
2.4 Logické funkcie	40
2.4.1 Zápis logických funkcií	41
2.4.1.1 Zápis logických funkcií pomocou ta- bulky	41
2.4.1.2 Zápis pomocou množín funkčných hodnôt	42
2.4.1.3 Zápis logických funkcií v kánonickom tvare	42
2.4.1.4 Grafické znázornenie logických fun- kcií	45
2.4.2 Logické funkcie jednej a dvoch premenných ...	50
2.4.3 Minimalizácia logických funkcií	53
2.4.3.1 Algebraická minimalizácia	53
2.4.3.2 Minimalizácia logických funkcií pomo- cou Karnaughových máp	56

2.4.3.3 Minimalizačná Quineova - McCluskeyova metóda	56
3. REALIZÁCIA ČÍSLICOVÝCH OBVODOV	60
3.1 Základné charakteristiky číslicových obvodov	60
3.2 Základné obvodové riešenia číslicových obvodov.....	64
3.2.1 Priamo viazaná tranzistorová logika DCTL (Direct Coupled Transistor Logic)	64
3.2.2 Odporovo viazaná tranzistorová logika RTL (Resistor - Transistor - Logic)	65
3.2.3 Logika RCTL (Resistor - Capacitor - Transis- tor - Logic)	66
3.2.4 Logika DTL (Diode - Transistor - Logic)	67
3.2.5 TTL logika (Transistor - Transistor - Logic)	67
3.2.5.1 Modifikácie TTL logiky	69
3.2.5.2 Základné charakteristiky TTL obvodov	71
3.2.6 ECL logika (Emitter Coupled Logic)	74
3.2.6.1 Základné charakteristiky ECL obvodov	76
3.2.6.2 Generácia ECL obvodov	78
3.2.7 I ² L logika	80
3.2.8 MOS obvody	83
3.2.8.1 Invertory MOS	84
3.2.8.2 Základné charakteristiky invertora MOS	85
3.2.8.3 Logické integrované obvody MOS	87
3.2.8.3.1 Statické obvody MOS	87
3.2.8.3.2 Dynamické obvody MOS	89
3.2.8.3.3 Obvody CMOS	95
3.2.8.4 Porovnanie obvodov realizujúcich lo- gické funkcie	96
4. LOGICKÉ SYSTÉMY	97
4.1 Základné pojmy a definície	97
4.2 Činnosť logických systémov v čase	97
4.3 Kombinačné a sekvenčné obvody	99
4.4 Základné úlohy pri práci s logickými systémami ...	101
5. KOMBINAČNÉ OBVODY	103
5.1 Analýza kombinačných obvodov	103
5.2 Syntéza kombinačných obvodov	104
5.3 Niektoré kombinačné funkcie	106
5.3.1 Funkcia prepínania	106
5.3.2 Funkcia spájania	108
5.3.3 Funkcia maskovania	109
5.3.4 Funkcia zhodnosti	109
5.4 Niektoré kombinačné obvody	110
5.4.1 Dekodér	110

5.4.2	Multiplexor	112
5.4.3	Demultiplexor	113
5.4.4	Kóдеры a prevodníky kódov	114
5.4.5	Číslíkové komparátory	118
5.4.6	Obvody na generovanie a kontrolu parity	119
5.4.7	Obvody na výpočet doplnkov	121
5.4.8	Prahové a výberové logické obvody	122
5.4.9	Obvody na realizáciu aritmetických operácií	123
5.4.9.1	Neúplná jednobitová sčítačka	123
5.4.9.2	Úplná jednobitová sčítačka	125
5.4.9.3	Odčítačky	128
5.4.9.4	Zrýchlenie prenosu pri sčítaní dvojkových čísel	130
5.4.9.5	Realizácia sčítačiek/odčítačiek	133
5.4.9.6	Sčítačky pre desiatkovú aritmetiku	134
5.4.9.7	Aritmeticko-logické jednotky	136
6.	SEKVENČNÉ OBVODY	139
6.1	Matematický model sekvenčného obvodu	139
6.2	Typy elementárnych automatov	143
6.3	Tabuľka prechodov elementárnych automatov	148
6.4	Klopné obvody	148
6.4.1	RS klopny obvod	148
6.4.2	D klopny obvod	151
6.4.3	T klopny obvod	152
6.4.4	JK klopny obvod	153
6.5	Čítače	157
6.5.1	Asynchrónne čítače	157
6.5.2	Synchrónne čítače	162
6.5.2.1	Synchrónne reverzné čítače	163
6.5.3	Syntéza čítačov	166
6.6	Posuvné registre	173
6.6.1	Typy posunov	175
6.6.2	Realizácia posuvných registrov	181
6.6.3	MOS registre	186
6.6.3.1	Dynamičné posuvné registre	186
6.6.3.2	Statičné posuvné registre MOS	188
6.6.3.3	Použitie posuvných registrov	189
7.	PAMAŤOVÉ PRVKY ČÍSLICOVÝCH OBVODOV	193
7.1	Základné pojmy	193
7.2	Klasifikácia polovodičových pamätí	193
7.2.1	Technológia výroby	193
7.2.2	Spôsob prevádzky	196

7.2.3	Spôsob záznamu a čítania dát	196
7.2.4	Spôsob prístupu k zaznamenaným dátam	197
7.3	Pamäti RWM	198
7.3.1	Statické pamäti RWM	200
7.3.2	Dynamické pamäti MOS RWM	203
7.3.2.1	Dynamické pamäťové bunky MOS	203
7.3.2.2	Systémy regenerácie dát v dynamických pamätiach MOS	205
7.4	Pamäti ROM	206
7.4.1	ROM programovateľné v technologickom procese ...	207
7.4.2	Elektricky programovateľné pamäti PROM	208
7.4.2.1	Bipolárne pamäte PROM	209
7.4.2.2	Unipolárne pamäte PROM	212
7.5	Reprogramovateľné pamäte EPROM	212
7.5.1	Pamäte typu FAMOS	212
7.5.2	Pamäte typu EAROM	213
7.6	Použitie pamätí ROM	215
7.7	Pamäte typu CAM	217
7.7.1	Použitie pamätí CAM	220
7.8	Programovateľné logické siete - PLA	220
7.8.1	Unipolárne PLA	220
7.8.2	Bipolárne PLA (FPLA)	225
7.8.3	Reprogramovateľné PLA (BFPLA)	225
7.8.4	Prehľad typov PLA	227
7.8.5	Porovnanie PLA a pamätí ROM	227
8.	ŠPECIÁLNE ČÍSLICOVÉ OBVODY	228
8.1	Generovanie impulzov v číslicových obvodoch	228
8.2	Tvarovanie impulzov v číslicových obvodoch	229
8.3	Obvody na budenie dlhých vedení	234
8.4	Obvody na galvanické oddelenie číslicových systémov ..	234
8.5	Analógové multiplexory	235
9.	ANALÓGOVO-ČÍSLICOVÉ (A/D) A ČÍSLICOVO-ANALÓGOVÉ (D/A) PREVODNÍKY	237
9.1	Parametre A/D a D/A prevodníkov	238
9.2	D/A prevodníky	243
9.2.1	Rozdelenie D/A prevodníkov	244
9.2.2	D/A prevodník s váhovou štruktúrou rezistorovej siete	245
9.2.3	D/A prevodníky s priečkovou štruktúrou rezisto- rovej siete R-R/2	245
9.2.4	D/A prevodníky s prúdovými zdrojmi	246
9.3	A/D prevodníky	249
9.3.1	Rozdelenie A/D prevodníkov	252
9.3.2	Paralelný A/D prevodník	253

9.3.3	A/D prevodník s postupnou aproximáciou	254
9.3.4	Integračné A/D prevodníky	255
9.3.4.1	Integračné A/D prevodníky s jednoduchou integráciou	256
9.3.4.2	Integračné A/D prevodníky s dvojitou integráciou	257
9.3.4.3	A/D prevodník s prevodom napätia na frekvenciu	261
9.3.5	Sériovo-paralelný A/D prevodník	262
10.	VŠEOBECNÉ ZÁSADY PRI APLIKÁCII ČÍSLICOVÝCH INTEGROVANÝCH OBVODOV	264
10.1	Integrované obvody TTL	264
10.1.1	Zásady pre pripojovanie vstupov TTL obvodov ..	264
10.1.2	Zásady pre pripojovanie výstupov TTL obvodov ..	269
10.2	Zásady bezporuchovej činnosti číslicových systémov ..	275
10.2.1	Hazardy v kombinačných obvodoch	275
10.2.1.1	Statické hazardy	275
10.2.1.2	Dynamické hazardy	279
10.2.1.3	Súbehové hazardy	280
10.2.2	Hazardy v sekvenčných obvodoch	280
10.2.3	Zásady bezporuchovej činnosti číslicových systémov pri ich realizácii	280
10.2.3.1	Rušivé vplyvy na spojoch	281
10.2.3.2	Rušivé vplyvy na napájacích obvodoch ..	286
10.2.3.3	Rušenie vonkajšími vplyvmi	288
11.	SCHEMATICKE ZNAČKY LOGICKÝCH OBVODOV - NORMA ONT 34 5535 ..	289
11.1	Názvoslovie	289
11.2	Všeobecne	289
11.3	Základné tvary značiek	291
11.4	Značenie funkcií	292
11.5	Značenie vstupov a výstupov	295
11.6	Kombinačné logické obvody	302
11.7	Klopné obvody	310
11.8	Zlúčené značky funkčných skupín	322
11.9	Špeciálne obvody	324
11.10	Dodatok	326
	RUSKO-SLOVENSKÝ SLOVNÍK ČÍSLICOVEJ ELEKTRONIKY	327
	ANGLICKO-NEMECKO-SLOVENSKÝ SLOVNÍK ČÍSLICOVEJ ELEKTRONIKY ...	336
	LITERATÚRA	350