

O B S A H

1.	<u>ŠTANDARDNÉ KOMBINAČNÉ OBVODY A ICH APLIKÁCIE</u>	
1.1	Syntéza viacstupňových kombinačných sietí pomocou rozkladu funkcie	3
1.1.1	Shannonov rozvojový teorém	3
1.1.2	Iteratívne disjunktný rozklad	4
1.2	Štandardné kombinačné obvody MSI	4
1.2.1	Multiplexory	4
1.2.1.1	Použitie multiplexora ako univerzálneho logického modulu	5
1.2.1.2	Multiplexorové stromy	7
1.2.1.3	Použitie multiplexorov pri realizácii sústavy funkcií	7
1.2.2	Dekódery	9
1.2.2.1	Použitie dekóderov vo funkcii demultiplexorov	9
1.2.2.2	Kaskádne zapojenie demultiplexorov	10
1.2.2.3	Viacdimenzionálne riadenie signálových vysielačov - prijímačov	10
1.2.2.4	Realizácia sústav funkcií pomocou demultiplexorov	11
1.2.3	Programovateľné logické polia (PLA)	11
1.2.4	Sčítaciačky	12
1.2.4.1	Sčítaciačky so zrýchleným prenosom	13
1.2.5	Aritmeticko - logické jednotky (ALU)	14
1.2.6	Komparátory	16
1.2.6.1	Realizácia komparátorov na báze sčítaciačiek	17
1.2.7	Kontrola a generovanie parity	18
1.2.8	Kódery	19
1.2.9	Inkrementovanie a dekrementovanie hodnoty dvojkového čísla	19
1.2.10	Logické posuvy	20
1.2.11	Prioritné obvody	21
2	<u>ŠTANDARDNÉ SEKVENČNÉ OBVODY A ICH APLIKÁCIE</u>	
2.1	Synchronne jednofázové obvody s jedným regiszrom	23
2.1.1	Základné časové podmienky	24
2.1.2	Posuvné registre	26
2.1.3	Čítače	30
2.1.4	Akumulátory	34
2.1.5	Jednoregistrové skevenčné obvody s externým riadením činnosti	34
2.1.6	Riadiace automaty	37
2.1.6.1	Riadenie čítačom a dekóderom	38
2.1.6.2	Riadenie posuvným regiszrom	40
2.1.6.3	Mikroprogramové riadenie	41
2.1.7	RT-programy	43
2.2	Pamäte	46
2.2.1	Pamäte s možnosťou zápisu (RAM)	46
2.2.1.1	Vytváranie polí pamäťových elementov	48
2.2.2	Permanentné pamäte (ROM)	50
2.2.3	Zásobníkové pamäte	51
2.3	Generátory hodinových impulzov, cykly a riadiace signály	52
2.4	Procesory	54

3 V / V SYSTÉM

3.1	V/V zariadenia a ich rozhranie	58
3.2	Riadenie prenosu údajov	59
3.3	V/V riadený programom	62
3.4	Prerušenie a jeho implementácia vo V/V systéme	66
3.4.1	Prerušenie	66
3.4.2	V/V vyvolaný prerušením	72
3.5	Priamy prístup k pamäti	73
3.6	V/V procesory	76
3.7	Asynchronný sériový prenos údajov	78
3.8	Lokálne siete	80
3.9	Medzistyky číslicových systémov	84

4 SPRACOVANIE ANALÓGOVÝCH ÚDAJOV

4.1	Základné problémy	86
4.2	Vstupný filter	89
4.3	Analógovo-číslicový prevodník	91
4.4	Číslicovo-analógový prevodník a výstupný filter	94
4.5	Zber údajov	95

5 SPOĽAHLIVOSŤ ČÍSLICOVÝCH ZARIADENÍ

5.1	Odolnosť integrovaných obvodov voči vplyvu vonkajších faktorov	97
5.2	Spoľahlivosť číslicových systémov	99