

O B S A H

Úvod	1
1 ARCHITEKTÚRA POČÍTAČOV A POČÍTAČOVÝCH SYSTÉMOV	2
1.1 Pojem architektúry číslicového počítača	2
1.2 Základné architektonické koncepcie počítačov	3
1.2.1 Typy počítačových architektúr	3
1.2.2 Základné charakteristiky číslicového počítača	7
2 PROCESORY	13
2.1 Funkcia a klasifikácia procesorov	13
2.2 Štruktúra univerzálneho procesora	15
2.2.1 Základné časti a funkčné jednotky procesora	15
2.2.2 Inštrukčný cyklus	20
2.2.3 Zvýšenie výpočtovej výkonnosti procesora	24
2.3 Štruktúra a funkcia aritmeticko-logickej časti procesora	26
2.3.1 Štruktúrna organizácia vykonávacej časti procesora	26
2.3.2 Aritmeticko-logická jednotka	29
2.3.3 Organizácia komunikácie ALJ s pamäťovými prostriedkami procesora	32
2.3.4 Mikroprogramy aritmeticko-logickej jednotky	34
2.3.4.1 Operácia dvojkovej aritmetiky	35
2.3.4.1.1 Mikroprogramy sčítania a odčítania v pevnej rádovej čiarke	35
2.3.4.1.2 Mikroprogramy násobenia v pevnej rádovej čiarke	37
2.3.4.1.3 Mikroprogramy delenia v pevnej rádovej čiarke	41
2.3.4.1.4 Mikroprogramy sčítania a odčítania v pohyblivej rádovej čiarke	43
2.3.4.1.5 Mikroprogramy násobenia a delenia v pohyblivej rádovej čiarke	45
2.3.4.2 Operácie desiatkovej aritmetiky	47
2.3.4.2.1 Mikroprogramy sčítania a odčítania desiatkových čísiel	47
2.3.4.2.2 Mikroprogramy násobenia a delenia desiatkových čísiel	48
2.3.4.3 Operácie špeciálnej aritmetiky	51
2.3.4.3.1 Mikroprogramy dvojkovo-desiatkových prevodov	51
2.4 Princípy zretazenia v architektúrach procesorov	53
2.4.1 Zretazené spracovanie informácií	53
2.4.2 Metódy syntézy zretazenia	55
2.4.3 Prostriedky pre riadenie zretazeného systému	61
2.4.3.1 Riadenie začiatkov inicializácií	61
2.4.3.2 Riadenie segmentov zretazenia	63
2.4.4 Zretazené procesorové systémy	64
2.4.4.1 Procesory s vonkajším zretazením	65
2.4.4.2 Procesor s vnútorným zretazením	68
2.5 Vonkajšie komunikácie procesora	72
2.5.1 Riadenie styku procesora s hlavnou pamäťou	72
2.5.2 Riadenie styku procesora s V/V podsystémom	72

2.5.3 Komunikácie v multiprocesorových architektúrach	74
2.6 Špecializované a problémovo orientované procesory	78
2.6.1 Koprocesory	78
2.6.2 Vstupno výstupný procesor	80
3 PAMÄŤOVÝ PODSYSTÉM	82
3.1 Prostriedky pre pamätanie informácií v číslicovom počítači	82
3.1.1 Úloha pamäti v architektúre číslicového počítača	82
3.1.2 Požiadavky na organizáciu pamäti	83
3.1.3 Prvky a zariadenia pamäti	85
3.1.3.1 Princípy technickej realizácie	85
3.2 Hierarchická štruktúra pamäti	90
3.2.1 Mnohoúrovňový pamäťový podsystém	90
3.2.1.1 Konceptia mnohoúrovňovej pamäti	90
3.2.1.2 Riadenie pamäti	92
3.2.2 Procesorové pamäte	93
3.2.2.2 Zápisníkové pamäte	93
3.2.2.3 Zásobníkové pamäte	94
3.2.3 Hlavná pamäť	97
3.2.3.1 Modulárna organizácia hlavnej pamäti	98
3.2.3.2 Organizácia prístupu do pamäti	98
3.2.3.3 Organizátor pamäti	101
3.2.4 Vyrovnávacia pamäť	103
3.2.5 Vonkajšie pamäte	112
3.3 Systém virtuálnej pamäte	113
3.3.1 Organizácia virtuálnej pamäte	113
3.3.2 Prevod virtuálnych adres	116
3.3.3 Premiestňovanie stránok	119
3.3.4 Odvodené virtuálne reprezentácie	122
4 VSTUPNO-VÝSTUPNÝ PODSYSTÉM	123
4.1 Architektúra V/V podsystému	123
4.2 Organizácia prenosu informácií po zberniči	124
4.2.1 Synchronizácia prenosu údajov po zberniči	124
4.2.2 Spôsoby obsluhy V/V zariadení	125
4.2.3 Pripojenie VVZ ku zberniči	128
4.2.4 Organizácia riadenia V/V operácií	130
4.2.4.1 Priame riadenie V/V operácií programom	130
4.2.4.2 Riadenie V/V operácií s prerušením	132
4.2.4.2.1 Organizácia prerušenia	132
4.2.4.2.2 Obvodové prostriedky prerušovacieho	
systému	133
4.2.4.3 Priamy prístup do pamäti	137
4.3 Kanálová organizácia prenosu informácií	139
4.3.1 Kanálové procesory	139
4.3.2 Kanálový program	141
4.3.3 Multiplexový kanál	143
4.3.4 Selektorový kanál	146
5 MIKROPROCESOROVÉ POČÍTAČOVÉ SYSTÉMY	148
5.1 Konceptie monoprocesorových systémov	148
5.2 Mikroprocesorové systémy a mikropočítače	151

5.2.1 Mikroprocesory	151
5.2.1.1 Architektúra mikroprocesorov	152
5.2.1.2 Mikroprocesorové systémy	156
5.2.1.3 Vývoj perspektívnych mikroprocesorov	158
5.2.2 Personálne počítače	163
5.2.3 Jednočípové mikropočítače	166
5.3 Počítače s architektúrou RISC	167
5.3.1 Základné charakteristiky	167
5.3.2 Koncepcia architektúry RISC	168
5.3.3 Vplyv technológie na architektúru RISC	175
5.4 Strediskové počítače	176
5.5 Špecializované počítačové systémy	184
5.5.1 Signálové procesory	184
5.5.2 Počítačové prostriedky na báze transputera	188
6 PARALELNE A DISTRIBUOVANE POČÍTAČOVE SYSTÉMY	193
6.1 Klasifikácia paralelných a distribuovaných počítačových systémov	193
6.2 Základné architektonické koncepcie paralelných distribuovaných systémov	197
6.3 Multiprocesorové systémy	201
6.3.1 Tesne viazané multiprocesorové systémy	203
6.3.2 Voľne viazané multiprocesorové systémy	209
6.4 Paralelné počítače	210
6.4.1 Paralelné bunečné procesory	210
6.4.2 Paralelné počítače	212
6.4.3 Asociatívne počítače	215
6.4.3.1 Asociatívne prístupy spracovania informácií	215
6.4.3.2 Štruktúrna organizácia asociatívneho počítača	216
6.4.3.3 Pamäť s mnohodimenzionálnym prístupom	218
6.4.3.4 Procesorové elementy	223
6.5 Prepojovacie siete	225
6.5.1 Základné vlastnosti a použitie	225
6.5.2 Jednostupňové prepojovacie siete	228
6.5.3 Permutačné siete	231
6.5.4 Viacstupňové prepojovacie siete	233
6.6 Špecializované architektúry paralelných počítačov	237
6.6.1 Architektúry VLSI	237
6.6.2 Systolické siete	244
6.6.3 Architektúry typu "Data Flow"	246
7 LITERATÚRA	251
Obsah	253