

# Obsah

<b>1. Úvod</b> .....	11
<b>2. Struktura a základní vlastnosti</b> .....	13
2.1 Struktura a základní vlastnosti řady '48 .....	13
2.2 Struktura a základní vlastnosti řady '51 .....	15
2.3 Struktura a základní vlastnosti řady '96 .....	17
2.4 Popis signálů .....	19
2.4.1 Popis signálů řady '48 .....	21
2.4.2 Popis signálů řady '51 .....	23
2.4.3 Popis signálů řady '96 .....	24
<b>3. Časování</b> .....	27
3.1 Časování řady '48 .....	27
3.2 Časování řady '51 .....	29
3.3 Časování řady '96 .....	31
<b>4. Rozdělení paměťového prostoru</b> .....	33
4.1 Čítač instrukcí PC a ukazatel zásobníku SP .....	33
4.2 Stavové slovo PSW .....	35
4.3 Organizace paměti řady '48 .....	39
4.4 Organizace paměti řady '51 .....	41
4.4.1 Funkce registrů SFR řady '51 .....	43
4.5 Organizace paměti řady '96 .....	46
4.5.1 Funkce registrů SFR řady '96 .....	47
4.6 Způsoby adresování .....	51
4.6.1 Způsoby adresování u řady '48 .....	51
4.6.2 Způsoby adresování u řady '51 .....	52
4.6.3 Způsoby adresování u řady '96 .....	53
4.7 Realizace vnější paměti .....	60
4.7.1 Vnější paměť řady '48 a '51 .....	62
4.7.2 Vnější paměť řady '96 .....	63

<b>5. Instrukční soubor</b> .....	69
5.1 Instrukční soubor řady '48 .....	70
5.2 Instrukční soubor řady '51 .....	83
5.3 Instrukční soubor řady '96 .....	96
<b>6. Start programu</b> .....	117
6.1 Start programu řady '48 .....	117
6.2 Start programu řady '51 .....	117
6.3 Start programu řady '96 .....	118
<b>7. Vestavěné periférie</b> .....	121
7.1 Universální vstupy a výstupy .....	121
7.1.1 Universální vstupy a výstupy řady '48 .....	121
7.1.2 Universální vstupy a výstupy řady '51 .....	122
7.1.3 Universální vstupy a výstupy řady '96 .....	124
7.2 Čítače a časovače .....	125
7.2.1 Čítače a časovače řady '48 .....	126
7.2.2 Čítače a časovače řady '51 .....	126
7.2.3 Čítače a časovače řady '96 .....	128
7.3 Sériový kanál .....	131
7.3.1 Sériový kanál řady '51 .....	131
7.3.2 Sériový kanál řady '96 .....	133
7.3.3 Přenosová rychlost sériového kanálu .....	135
7.4 Jednotka rychlých vstupů a výstupů .....	136
7.4.1 Jednotka rychlých vstupů HSI .....	136
7.4.2 Jednotka rychlých výstupů HSO .....	139
7.5 Pulsně šířkový modulátor .....	143
7.6 Analogově číslicový převodník .....	144
7.7 Zabezpečovací obvod WDT .....	146
<b>8. Víceprocesorová komunikace</b> .....	147
8.1 Víceprocesorová komunikace u řady '51 .....	147
8.2 Víceprocesorová komunikace u řady '96 .....	148

<b>9. Přerušení</b> .....	149
9.1 Přerušovací systém řady '48 .....	149
9.2 Přerušovací systém řady '51 .....	150
9.3 Přerušovací systém řady '96 .....	154
9.3.1 Programové přerušení řady '96 .....	155
9.3.2 Nemaskovatelné přerušení řady '96 .....	155
9.3.3 Maskovatelné přerušení řady '96 .....	155
<b>10. Úsporný režim a ochrana dat</b> .....	159
10.1 Úsporný režim .....	159
10.2 Ochrana dat .....	160
<b>11. Periférní obvody Intel</b> .....	163
<b>12. Další vývojové typy</b> .....	165
<b>13. Ukázky aplikací</b> .....	175
13.1 Rozšíření počtu vstupů a výstupů .....	175
13.2 Řízení zobrazovačů .....	180
13.3 Větvení programu s využitím zásobníku u řady '48 .....	181
13.4 Použití jednotky HSO při snímání analogového signálu ...	189
13.5 Použití PC pro kontrolu a ladění software aplikací .....	192
<b>14. Příloha</b> .....	197
<b>15. Literatura</b> .....	201
<b>16. Rejstřík</b> .....	203