

	PŘEDMLUVA	7
1	ZÁKLADY ČÍSLICOVÉ TECHNIKY	9
1.1	Dva logické stavy a dvojková soustava	10
1.1.1	Převod čísla z dvojkové soustavy do soustavy desítkové	11
1.1.2	Převod čísla z desítkové soustavy do soustavy dvojkové	11
1.2	Kombinační a sekvenční logické obvody	12
1.3	Booleova algebra	12
1.4	Základní typy logických hradel	14
1.5	Základní parametry logických hradel	15
1.6	Porovnání vlastností jednotlivých rodin logických obvodů ...	20
1.7	Návrh logického obvodu a minializace logické funkce	22
1.8	Ošetření nezapojených vstupů	26
1.9	Přípravek pro pokusy s logickými obvody	27
1.10	Příklady pro procvičení základů číslicové techniky	29
1.11	Vzorová řešení příkladů z předchozí kapitoly	29
2	ZÁKLADNÍ SEKVENČNÍ OBVODY	31
2.1	Základní typy sekvenčních obvodů	32
2.1.1	Klopný obvod R–S	32
2.1.2	Klopný obvod J–K	33
2.1.3	Klopný obvod D řízený úrovní (latch)	34
2.1.4	Klopný obvod D řízený sestupnou hranou (registr)	35
2.1.5	Klopný obvod 74LS74 (klopný obvod D řízený náběžnou hranou)	36
2.1.6	Klopný obvod 74LS75 (klopný obvod D řízený úrovní)	38
2.1.7	Klopný obvod 74LS73 (klopný obvod J–K)	39
2.1.8	Osmibitové klopné obvody D řízené hranou nebo úrovní	41
3	SLOŽITĚJŠÍ SEKVENČNÍ LOGICKÉ OBVODY	47
3.1	Čítače	48
3.1.1	Asynchronní čítač	49

3.1.2	Synchronní čítač	51
3.1.3	Integrované čítače a jejich použití	52
3.2	Posuvné registry	63
3.3	Paměti RAM	66
3.3.1	Paměti 6116, 6164 a 62256	67
4	ZAJÍMAVÉ APLIKACE KOMBINAČNÍCH A SEKVENČNÍCH LOGICKÝCH OBVODŮ	69
4.1	Číslicové komparátory	70
4.1.1	Komparátor na bázi hradla XOR	70
4.1.2	Komparátor 74LS688	71
4.1.3	Velikostní komparátor 74LS85	72
4.2	Multiplexery, demultiplexery a dekodéry	72
4.2.1	Multiplexer 74LS151 (8vstupový selektor dat)	73
4.2.2	Multiplexer 74LS157 (4 × 2vstupový selektor dat)	75
4.2.3	Dekodér 74LS138 (3bitový demultiplexer)	75
4.2.4	Dekodér 74LS139 (2 × 2bitový demultiplexer)	77
4.3	Obvody pro práci se sběrnici	77
4.3.2	Budiče sběrnice 74LS245 a 74LS640	78
4.3.1	Budiče sběrnice 74LS244, 74LS240 a 74LS241	78
4.3.3	Třístavové oddělovače 74LS125 a 74LS126	79
4.4	Řízené inventory	79
4.5	Sčítačka 74LS83 (74LS283)	81
4.6	Hradla se vstupy vybavenými Schmittovými klopnými obvody	82
4.6.1	Nejčastější aplikace Schmittových klopných obvodů	84
4.7	Generátory obdélníkových kmitů	86
4.7.1	Jednoduché generátory	86
4.7.2	Krystalové oscilátory	89
4.7.3	Jednoduchý laboratorní generátor	89
4.8	Budiče 7segmentových zobrazovačů	91
4.8.1	Obvody pro budiče 7segmentových zobrazovačů	91
4.8.2	Statický displej (nastavení jasu pulzně-šířkovou modulací)	94
4.8.3	Dynamický displej	98
4.8.4	Statický displej ovládaný sériovou sběrnici	100
4.8.5	Displeje s řízením výstupního proudu	104
4.8.6	Řízení výstupního proudu regulátorem napětí	109

5	PROBLÉMY SPOJENÉ S POUŽÍVÁNÍM LOGICKÝCH OBVODŮ.....	113
5.1	Zákmity	114
5.1.1	Bezzákmitové tlačítko	115
5.2	Hazardy	116
5.2.1	Hazard na rozhodovací úrovni	116
5.2.2	Hazard vlivem nestejné délky logických větví	117
5.2.3	Hazard při dekódování stavů asynchronního čítače	117
5.2.4	Řešení hazardních stavů	117
5.3	Vysokofrekvenční rušení	122
5.3.1	Rušení na napájecí sběrnici	122
5.3.2	Rušení přeslechy	123
5.3.3	Spolupráce s analogovými obvody (problematika návrhu plošného spoje)	124
6	PROGRAMOVATELNÁ LOGICKÁ POLE GAL.....	125
6.1	Obvod GAL16V8	126
6.1.1	Výstupní makrobuňka (OLMC) GAL16V8	127
6.1.2	Značení, statické a dynamické charakteristiky GAL16V8	130
6.1.3	Konfigurační matice a programovací algoritmus GAL16V8	135
6.2	Obvod GAL22V10	138
6.2.1	Výstupní makrobuňka GAL22V10	141
6.2.2	Značení, statické a dynamické charakteristiky GAL22V10	142
6.2.3	Konfigurační matice a programovací algoritmus GAL22V10	143
6.2.4	Návrhový prostředek OpalJr	144
6.2.5	Příklady aplikací obvodů GAL	147
7	ČÍSLICOVÉ PERIFERIE	157
7.1	Pulzně-šířková modulace (PWM)	158
7.1.1	Různé realizace PWM	158
7.1.2	D/A převodník z pulzně-šířkového modulátoru	163
7.2	Kmitočtový interpolátor	164
7.2.1	Sériově vyráběné kmitočtové interpolátory	165
7.2.2	Realizace kmitočtového interpolátoru obvodem GAL16V8	166
7.2.3	Použití kmitočtového interpolátoru	169
8	TIPY A TRIKY	171
8.1	Přízpůsobení obvodů CMOS a TTL	172
8.1.1	Výstup TTL × vstup CMOS 4000	172

8.1.2	Výstup CMOS 4000 × vstup TTL	172
8.1.3	Přizpůsobení pro různá napájecí napětí	173
8.1.4	Přizpůsobení jinému typu logiky	174
8.2	Vstupy a výstupy číslicového systému	175
8.2.1	Zajímavá zapojení tlačítek	175
8.2.2	Spojování hradel pro ovládání spínacích prvků	178
8.2.3	Řízení obvodů se stejnosměrným proudem	178
8.2.4	Buzení LED z výstupů číslicových obvodů	184
8.2.5	Řízení obvodů se střídavým proudem	186
8.3	Obvody pro úpravu signálu	186
8.3.1	Zpoždění signálu	186
8.3.2	Derivační obvody	187
8.3.3	Nulování nebo nastavení po zapnutí	188
8.3.4	Sériově vyráběné monostabilní klopné obvody (MKO)	190
8.3.5	Sériově vyráběné časovače	196
8.3.6	Získání hodinového kmitočtu ze sítě	200
8.4	Řízení výkonových zařízení pomocí PWM	200
8.4.1	Řízení otáček stejnosměrného motoru pomocí PWM	201
8.4.2	Plynulá regulace stejnosměrného motoru oběma směry	201
8.5	Méně tradiční aplikace číslicových obvodů	202
8.5.1	Zesilovače s obvody CMOS	202
8.5.2	Blikač pro modelovou železnici	203
8.5.3	Ovládání relé číslicovými obvody	203
8.5.4	Akustická zkoušečka	204
	LITERATURA	205