

Obsah

Obsah	iii
1. Úvod	1
1.1. Nejprve trochu historie	2
1.2. Nejrozšířenější mikroprocesory	5
2. Velmi stručně: 8086	7
2.1. Registry	7
2.2. Adresování	8
2.3. Systém přerušení	10
2.4. Rozdíly mezi 8086 a 80386	13
2.5. Rozdíly mezi 8087 a 80387	16
3. Obvody 80286 a 80386	19
3.1. Rozdíly mezi 80286 a 80386	19
3.2. Rozdíly mezi 80287 a 80387	20
4. Co je 'uvnitř'	25
4.1. Aplikační registry	26
4.1.1. Obecné registry	28
4.1.2. Řídící registry	29
4.1.3. Segmentové registry	33
4.2. Systémové registry	33
4.2.1. Systémové řídicí registry	34

4.2.2. Systémové segmentové registry	36
4.3. Ladící registry	37
4.4. Registry koprocesoru 80387	40
4.4.1. Zásobník obecných registrů	41
4.4.2. Stavové registry	43
4.4.3. Registry, určující zdroj chyby	47
5. Co je 'venku'	49
5.1. Operační paměť	49
5.2. V/V zařízení	52
6. Soubor instrukcí	55
6.1. Adresové módy	55
6.2. Kódování instrukcí	58
6.3. Instrukční soubor mikroprocesoru 80386	60
6.3.1. Instrukce NOP a WAIT	61
6.3.2. Celočíselná aritmetika	62
6.3.3. Bitové operace	64
6.3.4. Logické instrukce	65
6.3.5. Instrukce pro přesun dat	66
6.3.6. instrukce pro práci s řetězci	69
6.3.7. Instrukce, řídící provádění programu	72
6.3.8. Instrukce pro práci se stavovým registrem	74
6.3.9. Instrukce pro implementaci vyšších jazyků	75
6.3.10. Instrukce pro práci se segmentovými registry	76
6.3.11. Systémové prefixy	78
6.3.12. Systémové instrukce	79
6.4. Instrukční soubor koprocesoru 80387	81
6.4.1. Instrukce pro přesun dat	82
6.4.2. Instrukce, ukládající konstanty	83
6.4.3. Aritmetické instrukce	83
6.4.4. Instrukce, realizující funkce	85
6.4.5. Řídící instrukce	86
7. Systém segmentů	89
7.1. Základy	90
7.2. Deskriptory	92

7.2.1. Obecný formát deskriptoru a deskriptor mimo operační paměť	93
7.2.2. Paměťové deskriptory	95
7.2.3. Přehled systémových deskriptorů	100
7.2.4. Systémové deskriptory - brány	102
7.2.5. Ostatní systémové deskriptory	105
7.3. Tabulky deskriptorů	107
7.3.1. Globální a lokální tabulka deskriptorů	108
7.3.2. Tabulka bran pro obsluhu přerušení	110
7.4. Formát selektoru	111
7.5. Cache u segmentových registrů	113
8. Stránkování	115
8.1. Základy	115
8.2. Virtualizace paměti	117
8.3. Virtualizace adres	120
8.4. Stránkování u mikroprocesoru 80386	121
8.4.1. Tabulky stránek	121
8.4.2. Struktura lineární adresy	127
8.4.3. Systémové řídicí registry	128
8.4.4. Stránková cache paměť	131
9. Bezpečnost	133
9.1. Proč systém ochrany	133
9.2. Různé úrovně priority	136
9.3. Bezpečnostní systém mikroprocesoru 80386	137
9.3.1. Úrovně priority	138
9.4. Ochrana na úrovni systému segmentů	140
9.4.1. Přístup k datům	142
9.4.2. Přístup k datům s nižší prioritou	143
9.4.3. Přístup ke kódu	144
9.4.4. Přístup ke kódu s vyšší prioritou - brány	145
9.4.5. Přístup ke sdílenému kódu - konformní segmenty ..	155
9.5. Ochrana na úrovni stránkování	156
9.6. Privilegované instrukce	157
9.7. Ochrana v/v zařízení	158
9.7.1. Pole IOPL v registru EFLAGS (a VM bit)	159

9.7.2. Ochrana jednotlivých v/v adres	160
10. Multitásking	163
10.1. Stavový segment tásku	165
10.1.1. Formátovaná část	167
10.1.2. Prostor, vyhrazený pro operační systém	172
10.1.3. Tabulka přístupu k v/v místům	174
10.2. Stavový segment tásku mikroprocesoru 80286	175
10.3. Přepínání tásků	177
10.3.1. Prosté přepnutí tásku	184
10.3.2. Volání tásku jako podprogramu	186
10.3.3. Volání tásku jako obslužné rutiny přerušení	187
10.3.4. Návrat do suspendovaného tásku	187
11. Systém přerušení	189
11.1. Vektory přerušení	191
11.1.1. Skutečná přerušení (maskovatelná)	193
11.1.2. Výjimky a nemaskovatelné přerušení	194
11.1.3. Seznam vektorů přerušení	197
11.2. Priorita přerušení a výjimek	198
11.3. Popis jednotlivých výjimek	201
11.3.1. Výjimka 0 - dělení nulou	202
11.3.2. Výjimka 1 - chyby a hlášení ladicího systému	202
11.3.3. Výjimka 3 - instrukce INT 3	203
11.3.4. Výjimka 4 - přetečení	203
11.3.5. Výjimka 5 - test mezi	204
11.3.6. Výjimka 6 - špatná instrukce	204
11.3.7. Výjimka 7 - koprocessor není k dispozici	205
11.3.8. Výjimka 8 - vnořená chyba	207
11.3.9. Výjimka 9 - koprocessor adresuje mimo segment ..	209
11.3.10. Výjimka 0Ah (10) - špatný stavový segment tásku	209
11.3.11. Výjimka 0Bh (11) - výpadek segmentu	212
11.3.12. Výjimka 0Ch (12) - chyba segmentu zásobníku ..	214
11.3.13. Výjimka 0Dh (13) - pokus o nepovolenou akci	215
11.3.14. Výjimka 0Eh (14) - chyba při stránkování	216
11.3.15. Výjimka 10h (16) - chyba koprocessoru	218
11.3.16. Výjimka 0-255 - instrukce INT	227

12. Virtuální mód 8086	229
12.1. Přepínač VM	232
12.2. Šestnáctibitové prostředí	233
12.3. Překlad adres	235
12.3.1. Překlad virtuální adresy na lineární adresu	235
12.3.2. Překlad lineární adresy na fyzickou adresu	237
12.4. Zpracování instrukcí	238
12.5. Systém ochrany	239
12.5.1. Ochrana na úrovni segmentů	240
12.5.2. Interpretace pole IOPL (ochrana v/v míst)	241
12.6. Obsluha výjimek a přerušení	243
12.6.1. Obsluha výjimek jiným táskem	243
12.6.2. Obsluha výjimek uvnitř tásku	245
12.6.3. Zapnutí a vypnutí virtuálního módu 8086	249
13. Ladicí systém	251
13.1. Krokování programu	252
13.2. Softwarový breakpoint	254
13.3. Bit T ve stavovém segmentu tásku	255
13.4. Hardwarové breakpointy	256
13.5. Využití systému ochrany	266
14. Reálný mód práce	267
14.1. Stav mikroprocesoru po resetu	269
14.2. Šestnáctibitové prostředí	272
14.3. Adresování	273
14.4. Zpracování instrukcí	275
14.5. Systém ochrany	276
14.6. Systém přerušení	278
14.6.1. Tabulka vektorů přerušení	278
14.6.2. Zpracování přerušení	280
14.7. Přepínání módů	282
14.7.1. Nastavení chráněného režimu práce	282
14.7.2. Nastavení reálného režimu práce	288
Dodatky	291

A. Formát dat	293
A.1. Celočíselná data	293
A.1.1. Ukládání dat v paměti	294
A.1.2. Práce se znaménkem a bez něj	295
A.1.3. Bit	296
A.1.4. Číselné typy	297
A.1.5. Ostatní typy	297
A.2. Systémová data	298
A.2.1. Řízení a ochrana paměti	298
A.2.2. Podpora multitáskingu	304
A.3. Data koprocesoru 80387	307
A.3.1. Celá čísla	308
A.3.2. Čísla v kódu BCD	309
A.3.3. Kódování čísel v pohyblivé řádové čárce	310
A.4. Záznamy na zásobníku a v paměti	316
A.4.1. Záznamy, ukládané instrukcí CALL	317
A.4.2. Záznamy, ukládané při přerušení	325
A.4.3. Záznamy, ukládané při zpracování některých instrukcí	330
B. Popis instrukcí	339
B.1. Formát popisu instrukcí	339
B.2. Zápis parametrů	340
B.3. Kódování instrukcí	342
B.3.1. Instrukční kódy	343
B.3.2. Kódování operandů instrukce	351
B.3.3. Kódování instrukcí koprocesoru 80387	354
B.4. Popis jednotlivých instrukcí	357
C. Testování TLB	649
C.1. Stránková cache paměť	650
C.2. Registry TR6 a TR7	652
C.3. Testování stránkové cache paměti	655
D. Stručně: 80486	657
D.1. Co je nového ...	657
D.2. ... a co je jinak	658

D.3. Trochu podrobněji	659
D.3.1. Registr EFLAGS	659
D.3.2. Registr CR0	660
D.3.3. Registr CR3	662
D.3.4. Cache paměť a stránkování	663
D.3.5. Systém přerušení	664
D.3.6. Nové instrukce	664
D.4. Obvody 80486 a 80487 SX	674
D.4.1. Mikroprocesor 80486 SX	674
D.4.2. Mikroprocesor 80487 SX	675
 Literatura	 677
 Index	 679