

Obsah

	Úvod	8
I.	Proč integrované obvody?	9
II.	Číselné soustavy	11
1.	Dvojková číselná soustava	13
2.	Převod z dvojkové soustavy do desítkové a naopak	15
3.	Dvojkově kódovaná desítková čísla	16
3.1	Kód 8-4-2-1	16
3.2	Kód plus 3	17
3.3	Aritmetické operace s kódem 8-4-2-1 nebo s kódem plus 3	17
4.	Grayův kód	19
5.	Kód 2 z 5	21
6.	Osmičková soustava	21
III.	Booleova algebra	24
7.	Logická funkce	24
8.	Postuláty logiky	29
9.	Zákony a pravidla logiky	30
IV.	Kombinační logické obvody	32
10.	Symbolika logických prvků	32
11.	Formy zadání úloh	32
12.	Ekvivalentní logické obvody	34
13.	Realizace hradel	38
V.	Hradla v integrovaném provedení	43
14.	Přímo vázaná tranzistorová logika (DCTL)	43
15.	Logika odpor—tranzistor (RTL)	44
16.	Logika kapacita—odpor—tranzistor (RCTL)	44
17.	Logika dioda—tranzistor (DTL)	45
18.	Emitterově vázaná logika (ECL)	46
19.	Logika tranzistor—tranzistor TTL, T ² L	47
20.	Logika tranzistor—tranzistor se Schottkyho diodou	48
21.	Nynější vývoj integrovaných obvodů	48
22.	Hradla TESLA řady MH	49
23.	Rozšíření hradel	54
24.	Realizace logických funkcí pomocí hradel NE-I (NAND), popř. ANI (NOR)	55
VI.	Vlastnosti integrovaných obvodů	56
25.	Činnost hradel v logice TTL	56
26.	Charakteristiky integrovaných obvodů TESLA MH	57
26.1	Výstupní charakteristika	57
26.2	Vstupní charakteristika	59
26.3	Přenosová charakteristika	59
27.	Napájecí napětí a proud	60
28.	Nebezpečí oscilací	61
29.	Přenosové zpoždění	61
VII.	Sekvenční logické obvody	63

VIII.	Klopné obvody	65
30.	Klopný obvod typu D	66
31.	Klopný obvod typu T	67
32.	Klopný obvod typu R-S	68
33.	Klopný obvod typu J-K	69
34.	Klopný obvod sestavený z hradel	69
35.	Klopné obvody TESLA řady MH	70
35.1	Klopný obvod MH 7472	70
35.2	Klopný obvod MH 7474	72
35.3	Klopný obvod MH 7475	73
IX.	Čítače	78
36.	Asynchronní dvojkové čítače	78
37.	Synchronní čítače	81
38.	Johnsonův čítač	81
39.	Möbiův čítač	82
40.	Kruhový čítač	83
41.	Příklady čítačů	85
42.	Dekadický čítač MH 7490	91
43.	Čítač MH 7493	93
X.	Posuvné registry	95
XI.	Tvarovací obvody	98
44.	Monostabilní klopný obvod	98
45.	Úrovnňový detektor	100
46.	Schmittův klopný obvod	101
47.	Odstanění zákmitů přepínače	102
XII.	Astabilní multivibrátory	103
XIII.	Sčítací	106
XIV.	Rušení v logických systémech	110
48.	Odolnost proti poruchám	110
49.	Stejnoseměrné a střídavé poruchy	111
50.	Odolnost integrovaných obvodů TESLA řady MH proti poruchám	111
51.	Zdroje rušení	113
51.1	Poruchy se zdrojem mimo uvažované zařízení	113
51.2	Odrazy na vedení	114
51.3	Vazba mezi spoji	116
51.4	Vazba přes zdroj napětí a společný zemní vodič	119
52.	Nepoužité vstupy integrovaných obvodů	119
52.1	Nepoužité vstupy hradel	119
52.2	Nepoužité vstupy klopných obvodů	121
XV.	Integrované obvody MOS	122
53.	Univerzální a zákaznické integrované obvody MOS	122
54.	Unipolární a bipolární tranzistor	123
55.	Tranzistor MOS s kanálem p nebo kanálem n	124
56.	Funkce tranzistoru MOS	125
57.	Invertor — základ integrovaného obvodu	127
58.	Logika realizovaná obvody MOS	129
59.	Statická logika	129
60.	Dynamická logika	132
60.1	Dvoufázová logika	134
60.2	Čtyřfázová logika	136
61.	Posuvné registry	140
61.1	Dynamické posuvné registry	142
61.2	Statické posuvné registry	144
62.	Propojení obvodů MOS a bipolárních obvodů	145
XVI.	Paměti MOS	150
63.	Paměť s libovolným výběrem	150
63.1	Rozdělení paměti s libovolným výběrem	150
63.2	Paměťová buňka	151
63.3	Paměť s dvou vodičové ovládanou buňkou	151

63.4	Paměť s jednovodičové ovládanou buňkou	154
64.	Permanentní paměť	154
XVII.	Zpožďovací vedení	159
65.	Magnetostrikční zpožďovací vedení s podélnými kmity	161
66.	Magnetostrikční zpožďovací vedení s torzními kmity	162
67.	Skleněná zpožďovací vedení	162
XVIII.	Číselné zobrazování digitrony	165
68.	Převádění kódu	166
69.	Dynamické buzení digitronů	168
XIX.	Elektronické kalkulační stroje	172
70.	Výstavba EKS	173
70.1	Klávesnice	174
70.2	Výpočetní jednotka	174
70.3	Výstupní jednotka	174
70.4	Operační rychlost	177
70.5	Desetinná tečka	177
71.	Programovatelné elektronické kalkulační stroje	177
72.	Stavebnicová konstrukce	179
73.	Specializace EKS	180
74.	Přídavná zařízení	181
75.	Směr vývoje kalkulačních strojů nejnižší třídy	181
XX.	Magnetické a velkokapacitní paměti	185
76.	Paměť s feritovými jádry	186
76.1	Princíp činnosti paměti s feritovými jádry	186
76.2	Koincidenční feritová paměť	187
76.3	Adresová feritová paměť	188
76.4	Rychlost paměti s feritovými jádry	189
76.5	Ovládání paměti	189
77.	Tenkovrstvové paměti	190
77.1	Plošná tenkovrstvová paměť	190
77.2	Válcová tenkovrstvová paměť	191
78.	Magnetické dynamické paměti	192
78.1	Magnetická pásková paměť	193
78.2	Bubnová paměť	193
78.3	Magnetická disková paměť	194
79.	Tepelně optická paměť	195
80.	Holografická paměť	195
XXI.	Číselové počítače	197
81.	Blokové schéma počítače	197
82.	Informace v počítači	199
83.	Řadič	202
84.	Styk uživatele s počítačem	203
85.	Programování	206
XXII.	Dodatek	209
	Literatura	212
	Rejstřík.	214