

Obsah

1	Řada procesorů Intel	11
2	Intel 8086	13
2.1	Typy dat	13
2.2	Adresace paměti procesoru 8086	14
2.3	Registry procesoru 8086	15
2.4	Zásobník	18
2.5	Přerušování	19
2.6	Ovládání V/V zařízení	23
2.7	Počáteční nastavení procesoru	24
2.8	Adresovací techniky	24
2.8.1	Registr	24
2.8.2	Přímý operand	25
2.8.3	Přímá adresa	26
2.8.4	Nepřímá adresa	27
2.8.5	Bázovaná adresa	27
2.8.6	Indexovaná adresa	27
2.8.7	Kombinovaná adresa: báze+index	27
2.8.8	Kombinovaná adresa: přímá+báze+index	28
2.8.9	Změna segmentového registru	28
2.9	Instrukční repertoár procesoru 8086	29
2.9.1	Instrukce MOV	32
2.9.2	Aritmetické instrukce	33
2.9.3	Logické instrukce	40
2.9.4	Rotace a posuvy	43
2.9.5	Větvění programu	46
2.9.6	Zásobník a příznakový registr	52
2.9.7	Přerušovací systém	56
2.9.8	Cykly	57
2.9.9	Ovládání V/V	59
2.9.10	Přesuny dat	60
2.9.11	Řetězcové instrukce	62
2.9.12	Instrukce BCD aritmetiky	67
2.9.13	Řídící instrukce	70

3 Intel 80286	73
3.1 Architektura 80286	73
3.2 Registry procesoru 80286	74
3.3 Adresace paměti v chráněném režimu 80286	75
3.3.1 Virtuální adresa	76
3.3.2 Tabulky popisovačů segmentů	76
3.3.3 Popisovač datového segmentu	78
3.3.4 Popisovač instrukčního segmentu	80
3.3.5 Popisovač systémového segmentu	80
3.3.6 Segmentové registry	81
3.3.7 Registry GDTR a LDTR	82
3.3.8 Sdílení jednoho segmentu více popisovači	83
3.4 Systém ochran 80286	84
3.4.1 Úrovně oprávnění	84
3.4.2 Zpřístupnění datového segmentu	85
3.4.3 Předání řízení do instrukčního segmentu	86
3.4.4 Předání řízení do instrukčního segmentu pomocí brány	86
3.4.5 Brány	87
3.4.6 Brána pro předání řízení	87
3.4.7 Privilegované instrukce	92
3.5 Přepínání procesů	94
3.5.1 Segment stavu procesu	94
3.5.2 Brána zpřístupňující segment stavu procesu	96
3.5.3 Přepínání procesů	96
3.5.4 Detailní popis přepínání procesů	98
3.5.5 Brány zpřístupňující TSS versus přerušení	101
3.6 Přerušení	101
3.6.1 Tabulka popisovačů segmentů obsluhy přerušení	101
3.6.2 Brány pro přerušení	102
3.6.3 Rezervovaná přerušení	104
3.6.4 Přerušení v reálném režimu	108
3.6.5 Spolupráce procesoru s koprocesorem	109
3.7 Shrnutí pravidel pro předávání řízení	109
3.8 Počáteční nastavení procesoru	111
3.9 Rozšíření instrukcí 80286 oproti 8086	113
3.10 Nové instrukce procesoru 80286	115

4 Intel 80386	129
4.1 Architektura 80386	130
4.2 Typy dat	131
4.3 Registry procesoru 80386	132
4.4 Popisovače segmentů	134
4.4.1 Popisovač datového segmentu	137
4.4.2 Popisovač instrukčního segmentu	137
4.4.3 Popisovač systémového segmentu	138
4.5 Systém ochran 80386	139
4.5.1 Privilegované instrukce	139
4.5.2 Stránková ochrana	140
4.6 Stránkování	140
4.6.1 TLB	144
4.7 Přepínání procesů	148
4.7.1 Segment stavu procesu	148
4.8 Přerušení	150
4.8.1 Rezervovaná přerušení	151
4.9 Režim virtuální 8086	153
4.9.1 Zapnutí a vypnutí režimu V86	153
4.9.2 Ochrany v režimu V86	154
4.9.3 Přerušení v režimu V86	156
4.9.4 Použití V86 procesu pro obsluhu přerušení	158
4.9.5 Použití brány pro přerušení	158
4.9.6 Stránkování v režimu V86	160
4.9.7 Rozdíly V86 oproti 8086	161
4.10 Počáteční nastavení procesoru 80386	164
4.11 Reálný režim 80386	166
4.11.1 Adresace v reálném režimu	168
4.11.2 Přerušení v reálném režimu	169
4.12 Přepnutí do chráněného režimu	169
4.12.1 Víceúlohové zpracování	171
4.12.2 Zapnutí stránkování	171
4.13 Přepnutí do reálného režimu	172
4.14 Ladicí nástroje procesoru 80386	172
4.14.1 Sledování přepínání procesů	174
4.14.2 Ladicí registry	174
4.14.3 Příznak RF	177
4.14.4 Ladicí body	178
4.14.5 Ladicí body pro datové přístupy	179
4.14.6 Zákaz přístupu k ladicím registrům	180

4.15	Adresovací techniky procesoru 80386	180
4.16	Rozšíření instrukcí 80386 oproti 80286	181
4.17	Nové instrukce procesoru 80386	188
4.18	Procesor Intel 80386SX	194
5	Intel 80486	195
5.1	Vyrovňovací paměť	195
5.2	Príznakový registr 80486	196
5.3	Řídící registry CR _i procesoru 80486	197
5.4	Stránkování	199
5.5	Interní vyrovnávací paměť	201
5.5.1	Organizace IVP	201
5.5.2	Řízení IVP	202
5.5.3	Plnění IVP	203
5.5.4	Vyprázdnění IVP	205
5.5.5	Testování IVP	205
5.6	TLB	209
5.7	Ladicí nástroje 80486	210
5.8	Rezervovaná přerušování 80486	210
5.9	Jednotka operací v pohyblivé řádové čárce	211
5.9.1	Typy dat zpracovávaných FPU	211
5.9.2	Výsadní symboly	214
5.9.3	Přerušování FPU	215
5.9.4	Registry FPU	216
5.9.5	Komunikace procesoru a FPU	219
5.10	Počáteční nastavení procesoru 80486	219
5.11	Nové instrukce procesoru 80486	220
5.12	Procesor Intel 80486SX	222
A	Popisy signálů	223
A.1	Popis signálů procesoru Intel 8086	223
A.2	Popis signálů procesoru Intel 80286	225
A.3	Popis signálů procesoru Intel 80386	227
A.4	Popis signálů procesoru Intel 80486	229
B	Vzorový program	231
	Index	235
	Literatura	245