

KAPITOLA 1.	ÚVOD	3
KAPITOLA 2.	AUTOMATICKÁ REGISTRACE A ZPRACOVÁNÍ VÝSLEDKŮ EXPERIMENTU	5
2.1.	Analogové a číslicové zpracování signálu	5
2.2.	Převodníky měřené veličiny na elektrický signál ..	7
2.3.	Analogové zpracování signálu	8
2.4.	Číslicové zpracování signálu	10
2.5.	Hybridní zpracování signálu	13
KAPITOLA 3.	OPERAČNÍ ZESILOVAČE	14
3.1.	Úvod	14
3.2.	Náhradní zapojení operačního zesilovače pro malé signály	14
3.3.	Zapojení s invertujícím vstupem	15
3.4.	Zapojení s neinvertujícím vstupem	16
3.5.	Vliv konečného vstupního odporu zesilovače a koe- ficientu zesílení	17
3.6.	Vstupní impedance reálného operačního zesilovače .	19
3.7.	Vliv součtového signálu	21
3.8.	Vliv ofsetu a driftu reálného operačního zesilovače	22
3.9.	Vliv frekvenční charakteristiky reálného operačního zesilovače	24
3.10.	Rychlosť přeběhu	26
3.11.	Kompenzace ofsetu a driftu u operačních zesilovačů	26
3.12.	Měření parametrů operačního zesilovače	28
3.12.1.	Měření zesílení otevřené smyčky	28
3.12.2.	Měření ofsetu	29
3.12.3.	Měření činitelů potlačení, součtového signálu ...	29
3.13.	Některé speciální obvody operačních zesilovačů ...	30
3.13.1.	Omezovací	30
3.13.2.	Výkonové zesilovače	31
KAPITOLA 4.	ANALOGOVÉ ZPRACOVÁNÍ SIGNÁLU	32
4.1.	Úvod	32
4.2.	Funkční měniče	32
4.3.	Analogové integrace a derivace	37
4.3.1.	Analogové integrace	37
4.3.1.1.	Režim počátečních podmínek	38
4.3.1.2.	Režim integrace	39
4.3.1.3.	Režim analogové paměti	39
4.3.2.	Analogové derivace	40
4.4.	Základní aritmetické operace	42
4.4.1.	Analogové sčítání a odečítání	42

	strana	
4.4.2.	Analogové násobení a dělení	43
4.5.	Komparátory a elektronické spínače	47
4.5.1.	Komparační zesilovač	47
4.5.2.	Elektronické spínače	49
4.6.	Analogové počítadlo	52
KAPITOLA 5.	ZÁKLADY ČÍSLICOVÝCH OBVODŮ	54
5.1.	Číselné soustavy	54
5.1.1.	Pojem číselné soustavy	54
5.1.2.	Aritmetické operace s binárními čísly	55
5.2.	Logické operace a jejich reprezentace elektronickými obvody	60
5.2.1.	Základní pojmy	60
5.2.2.	Booleovy algebry a jejich vlastnosti	62
5.2.3.	Reprezentace základních logických funkcí elektronickými obvody	65
5.2.4.	Složené logické funkce a hradla	69
5.3.	Metody zjednodušování logických výrazů	74
5.3.1.	Předmět a metody zjednodušování logických výrazů ..	74
5.3.2.	Algebraická metoda zjednodušování	74
5.3.3.	Grafické metody	76
5.4.	Integrované logické systémy	81
5.4.1.	Systém DCTL	81
5.4.2.	Systém RTL	82
5.4.3.	Systémy DTL	83
5.4.4.	Systémy TTL	83
5.4.5.	Systémy MTL (I^2L)	86
5.4.6.	Systémy Schottky - TTL (STTL)	87
5.4.7.	Systémy ECL	88
5.4.8.	Systémy MOS/CMOS	90
5.4.9.	Logická hradla s třemi stavami	92
5.5.	Sekvenční logické systémy	92
5.5.1.	Klopný obvod R-S	93
5.5.2.	Klopný obvod J-K typu master-slave	94
5.5.3.	Klopný obvod typu D	95
5.5.4.	Klopný obvod typu T	96
5.5.5.	Přehled typů klopných obvodů	96
5.6.	Posuvné registry	97
5.6.1.	Sériový vstup dat	97
5.6.2.	Paralelní vstup dat	98
5.6.3.	Kruhový registr	98
5.7.	Čítače	99
5.7.1.	Asynchronní čítač vpřed	99
5.7.2.	Synchronní čítače	101
5.7.3.	Vratný čítač	101
5.8.	Dekodéry	102

KAPITOLA 6.	PŘEVODNÍKY ANALOGOVÝCH A ČÍSLICOVÝCH SIGNÁLŮ	103
6.1.	Číslicově analogový převodník	103
6.2.	Analogově-číslicové převodníky	107
6.2.1.	Převodník využívající dvojnásobné analogové integrace	107
6.2.2.	Převodník komparačního typu	110
KAPITOLA 7.	Mikropočítáče	113
7.1.	Základní architektura mikropočítáče	113
7.2.	Operační paměť	114
7.2.1.	Paměti typu ROM	114
7.2.2.	Paměti typu RAM	116
7.3.	Aritmeticko-logická jednotka	119
7.3.1.	Aritmetické operace	120
7.3.2.	Logické operace	123
7.3.3.	Architektury ALU	125
7.3.4.	Registr aritmeticko-logická jednotka	126
7.3.5.	Násobení a dělení	128
7.4.	Vstupně-výstupní obvod, sběrnice	130
7.4.1.	Vstupně-výstupní obvod	130
7.4.2.	Vnitřní sběrnice mikroprocesoru	131
7.5.	Řadič	132
7.6.	Mikroprocesor	139
OBSAH		144