

## Obsah

	str.
1. ČÍSLICOVÝ SIGNÁL .....	6
1.1 Toleranční schema .....	6
1.2 Kvalitativní parametry číslicového signálu .....	8
1.3 Práce s číslicovými zařízeními .....	8
2. ČISELNÉ SOUSTAVY .....	11
2.1 Otázky k přípravě .....	11
2.2 Číselné soustavy polyadicke .....	11
2.3 Číselné soustavy zbytkových tříd .....	21
2.4 Úlohy .....	24
3. LOGICKÉ FUNKCE .....	25
3.1 Příprava .....	25
3.2 Funkce jedné a dvou proměnných .....	25
3.3 Přehled základních zákonů a pravidel .....	25
3.4 Úlohy ke kapitole 3 .....	27
4. VYJÁDŘENÍ LOGICKÝCH FUNKcí .....	28
4.1 Příprava .....	28
4.2 Pravdivostní tabulka .....	28
4.3 Algebraické vyjádření funkce .....	29
4.4 Vyjádření logické funkce n rozměrným tělesem .....	29
4.5 Vyjádření logických funkcí pomocí map .....	31
4.6 Úlohy ke kapitole 4 .....	33
5. MINIMALIZACE .....	35
5.1 Příprava .....	35
5.2 Minimalizace algebraickou cestou .....	35
5.3 Minimalizace n rozměrným tělesem .....	37
5.4 Minimalizace pomocí Karnaughových map .....	39
5.5 Minimalizace metodou Q-M .....	40
5.6 Minimalizace skupiny funkcí .....	43
6. LOGICKÉ ČLENY A JEJICH APLIKACE .....	46
6.1 Příprava .....	46
6.2 Fyzikální podstata logických členů .....	46
6.3 Logické členy .....	47
6.4 Aplikace logických integrovaných obvodů .....	53
7. MĚŘENÍ NA LOGICKÝCH ČLENECH .....	60
7.1 Návrh a realizace obvodů DL a RTL .....	60
7.2 Měření statických a dynamických charakteristik hradel .....	62
8. REALIZACE LOGICKÉ FUNKCE .....	67
8.1 Otázky k přípravě .....	67
8.2 Možnosti realizace .....	67
8.3 Návrh a realizace logické funkce - úlohy .....	70

9.	OBVODY PRO ARITMETICKÉ OPERACE .....	71
9.1	Otzázkы .....	71
9.2	Základní obvody .....	71
9.3	Realizace obvodů pro aritmetické operace .....	74
10.	ANALÝZA KOMBINAČNÍCH LOGICKÝCH OBVODŮ .....	75
10.1	Otzázkы k přípravě .....	75
10.2	Postup analýzy .....	75
10.3	Úlohy k analýze .....	76
10.4	Hazardy v kombinačních obvodech .....	78
10.5	Vyšetřování hazardů a jejich odstraňování .....	78
10.6	Úlohy na vyšetřování a odstraňování hazardů .....	81
11.	REALIZACE MONOSTABILNÍCH KLOPNÝCH OBVODŮ .....	83
11.1	Otzázkы k přípravě .....	83
11.2	Způsoby realizace .....	83
11.3	Měření na monostabilních klopných obvodech .....	90
12.	ASTABILNÍ KLOPNÉ OBVODY .....	91
12.1	Otzázkы k přípravě .....	91
12.2	Možnosti realizace .....	91
12.3	Realizace a měření .....	94
13.	BISTABILNÍ KLOPNÉ OBVODY .....	96
13.1	Otzázkы k přípravě .....	96
13.2	Typy bistabilních klopných obvodů .....	96
13.3	Realizace bistabilních klopných obvodů .....	99
14.	KOREKČNÍ A TVAROVACÍ OBVODY .....	101
14.1	Styk s elektromechanickými prvky .....	101
14.2	Zvýšení zatížitelnosti výstupů logických obvodů .....	102
14.3	Převody vstupních úrovní .....	102
14.4	Korekce tvaru impulsů .....	104
14.5	Diodové omězovače .....	105
14.6	Odporový, kapacitně zatížený dělič .....	105
14.7	Měření na korekčních a tvarovacích obvodech .....	105
15.	STABILIZOVANÉ ZDROJE NAPĚTÍ .....	107
15.1	Parametrické stabilizátory .....	107
15.2	Zdroj referenčního napětí .....	110
15.3	Úlohy .....	111
16.	TAKTOVACÍ OBVODY .....	113
16.1	Oddělení a obnova taktu .....	113
16.2	Taktovací generátor .....	113
16.3	Časové základny .....	117
16.4	Úlohy .....	118
	DODATEK I. Logické integrované obvody .....	120
	LITERATURA .....	126