

Obsah	3
Předmluva	8
1. PLD prvky úvodem	9
1.1 Historie PLD	10
1.2 Význam PLD v praxi	15
2. Základní pojmy	17
2.1 Základy PLD	17
2.2 Propojky	20
3. Paměti PROM	23
3.1 Paměť PROM jako AND a OR matice	23
3.2 Základní parametry paměti PROM	25
3.3 EPROM paměti	26
3.4 Sériové paměti PROM	27
3.5 Význam PROM pamětí	28
4. Obvody PLA	29
4.1 Základy obvodu PLA	29
4.2 Význam obvodů PLA	30

5.	Obvody PAL.....	31
5.1	Základy PAL obvodů.....	31
5.2	Zapojení PAL obvodu	33
5.3	Význam PAL obvodů	33
6.	Obvody GAL.....	35
6.1	OLMC buňka	35
6.2	Další vlastnosti GAL obvodů.....	36
6.3	Zapojení obvodu GAL22V10	37
6.4	Označování GAL obvodů	39
6.5	Význam GAL obvodů	39
7.	Základní stavební bloky prvků CPLD a FPGA.....	41
7.1	Logická síť na principu AND OR matice	42
7.2	Paměťový element.....	46
7.3	Logická síť na principu LUT tabulek	48
7.4	Buňka jako hradlo	51
7.5	Vstupně-výstupní buňka.....	52
7.6	Rozvody hodinových signálů	55
7.7	Správce hodinového signálu.....	56
7.8	Paměťové bloky.....	56
7.9	Processor	59
7.10	Doplňující bloky PLD prvku	60
7.11	Časový model	60

8.	Obvody CPLD	61
8.1	Základ CPLD obvodu	61
8.2	PLD obvod	63
8.3	Propojovací sítě a rozvody hodinového signálu	63
8.4	Vstupně-výstupní buňky	63
8.5	Pouzdra	64
8.6	Doplňující bloky	64
9.	FPGA obvody	65
9.1	Základy FPGA obvodu	65
9.2	Propojovací síť a rozvody hodinového signálu	66
9.3	Programovatelné propojky	67
9.4	Vstupně-výstupní buňky	68
9.5	Pouzdra	68
9.6	Bloky	68
10.	Systémové vlastnosti PLD obvodů	69
10.1	Boundary Scan	69
10.2	Systém programování ISP, ISC	75
10.3	BSDL jazyk	77
10.4	IBIS model	77
10.5	VITAL	78
10.6	Intellectual Properties – IP	78
10.7	PCI kompatibilní	79
10.8	Pouzdra	79
10.9	Provozní podmínky	80

11. Základní vlastnosti PLD prvků	81
11.1 Bezpečnostní propojka - Security Fuse	81
11.2 Nulování po náběhu napětí - Power-Up Reset	81
11.3 Elektronický podpis - Electronic Signature.....	81
11.4 Nahrání registru – Register Preload.....	82
11.5 Třístavový výstup	82
11.6 Vedení nebo spoj.....	84
11.7 Omezující diody – Clamping Diode.....	87
11.8 Odporové přizpůsobení.....	88
11.9 Sběrnice.....	89
11.10 Časový rozdíl - Skew Time	91
11.11 Strmost – Slew Rate.....	92
11.12 Proudové poměry na vodiči.....	93
11.13 Velikost výstupního poudu.....	93
11.14 Napájecí proud hrála při změně výstupu.....	94
11.15 Rozvody napájecích napětí	94
11.16 Oscilace při třetím stavu	97
11.17 Bus Hold	98
11.18 Metastabilita.....	98
11.19 Překlápěcí napětí V_{TH} – Threshold Level.....	103
11.20 Definice L a H úrovně.....	104
11.21 Diferenciální logika LVDS	107
11.22 Práce pod napětím – Live Insertion, Hot Swapping	110
11.23 Rozvody hodin	113

Příloha A - Značky používané k zázornění logické sítě.....	115
Příloha B – Termíny	117
Literatura	123
Internet.....	126

Tato skupina je určeno posluchačům úvodu elektroniky a seznámení s logikou jako obor. Charakterizuje se množstvím nových značek a logických prvků, které je představeno na řadě příkladů z praxe. Programovatelné logické prvky, které je představeno na řadě příkladů z praxe. Programovatelné logické prvky, které je představeno na řadě příkladů z praxe. Programovatelné logické prvky, které je představeno na řadě příkladů z praxe.

Programovatelné logické prvky jsou integrované obvody, které slouží k realizaci číselných výstupů a jsou schopny realizovat jakoukoliv logickou funkci. Programovatelné logické prvky jsou integrované obvody, které slouží k realizaci číselných výstupů a jsou schopny realizovat jakoukoliv logickou funkci. Programovatelné logické prvky jsou integrované obvody, které slouží k realizaci číselných výstupů a jsou schopny realizovat jakoukoliv logickou funkci.

Programovatelné logické prvky je třeba je dělat z anglického termínu Programmable Logic Device (PLD) a v dalším bodu poznat rozdíl mezi PLD a FPGA. Programovatelné logické prvky je třeba je dělat z anglického termínu Programmable Logic Device (PLD) a v dalším bodu poznat rozdíl mezi PLD a FPGA. Programovatelné logické prvky je třeba je dělat z anglického termínu Programmable Logic Device (PLD) a v dalším bodu poznat rozdíl mezi PLD a FPGA.

Při studiu těchto skript se předpokládá znalost logických obvodů a jejich značek. Programovatelné logické prvky jsou integrované obvody, které slouží k realizaci číselných výstupů a jsou schopny realizovat jakoukoliv logickou funkci. Programovatelné logické prvky jsou integrované obvody, které slouží k realizaci číselných výstupů a jsou schopny realizovat jakoukoliv logickou funkci.

Programovatelné logické prvky, Programmable Logic Devices - PLD jsou moderní součástí pro realizaci logických sítí. Vznikly postupně s rozvojem technologie výroby polovodičových prvků a jejich rozměry se zmenšují. Programovatelné logické prvky, Programmable Logic Devices - PLD jsou moderní součástí pro realizaci logických sítí. Vznikly postupně s rozvojem technologie výroby polovodičových prvků a jejich rozměry se zmenšují.

Programovatelné logické prvky, Programmable Logic Devices - PLD jsou moderní součástí pro realizaci logických sítí. Vznikly postupně s rozvojem technologie výroby polovodičových prvků a jejich rozměry se zmenšují. Programovatelné logické prvky, Programmable Logic Devices - PLD jsou moderní součástí pro realizaci logických sítí. Vznikly postupně s rozvojem technologie výroby polovodičových prvků a jejich rozměry se zmenšují.