

Obsah

Předmluva	9
<i>I. Úvodní část</i>	11
1. Číslicové obvody	11
1.1. Logické funkce	11
1.2. Kombinační obvody	13
1.3. řekvenční obvody	14
2. Diagnostika, základní pojmy	16
2.1. Vznik technické diagnostiky	16
2.2. Detekce a lokalizace poruchy	18
2.3. Diagnostické testy	19
2.4. Volba modelu poruchy	22
3. Poruchy v číslicových obvodech, jejich příčiny a jejich logické vyjádření	25
3.1. Složení systému s číslicovými integrovanými obvody	25
3.1.1. Součástková základna a její vliv na diagnostiku systému	25
3.1.2. Způsob propojování integrovaných obvodů v systému	26
3.2. Příčiny poruch v číslicovém systému	28
3.2.1. Poruchy integrovaných obvodů	28
3.2.2. Poruchy spojů na desce	32
3.2.3. Poruchy spojů mezi deskami	33
3.2.4. Poruchy v vnějších příčin	34
3.3. Hlavní druhy poruch v systému	36
3.3.1. Úplné poruchy	37
3.3.2. Částečné poruchy	40
3.4. Jednotlivé poruchy typu t ₀ a t _l	40
3.4.1. Detekce poruch typu t	40
3.4.2. Testy základních logických členů	41
3.5. Zkraty mezi signálovými vodiči – poruchy typu z	41
3.5.1. Projevy poruch typu z	41
3.5.2. Detekce poruch typu z	42
3.6. Několikanásobné poruchy typu t	44
<i>II. Generování testů pro číslicové obvody</i>	46
4. Intuitivní zcitlivění cesty	46
4.1. Podstata metody	47
4.2. Použití metody pro obvody bez větvení	48
4.3. Použití metody pro obvody s větvením	50
4.4. Generování úplných testů	52
5. D-algoritmus	56
5.1. Význam symbolu D	56

5.2.	Singulární pokrytí	60
5.3.	Pfenosová D-krychle	62
5.4.	Primitivní D-krychle poruchy	65
5.5.	D-průnik	69
5.6.	Generování testu pro zadanou poruchu	70
5.7.	Operace konzistence	72
5.8.	Varianty použití D-algoritmu	78
6.	Boolovské diference	84
6.1.	Výpočet boolovské diference	86
6.2.	Detekce poruch na primárních vstupech obvodu	89
6.3.	Detekce poruch na vnitřních vodičích obvodu	90
6.4.	Boolovské diference vyšších řádů	90
7.	Generování testů sekvenčních obvodů převodem na kombinační obvody	91
7.1.	Převod sekvenčního obvodu na iterativní kombinační obvod	91
7.2.	Problémy generování testů pro asynchronní sekvenční obvody	93
7.3.	Použití D-algoritmu u sekvenčních obvodů	95
7.4.	Rozšíření D-algoritmu	97
7.5.	Metody založené na použití boolovské diference	113
8.	Metoda kritické cesty	116
8.1.	Generování testů pro kombinační obvody	117
8.2.	Generování testů pro sekvenční obvody	119
9.	Časově závislé boolovské rovnice	121
9.1.	Odbození rovnic obvodu bez poruch	121
9.2.	Popis chování obvodu s poruchou	127
9.3.	Odbození testu	128
10.	Použití tabulek úplných testů	131
10.1.	Vytvoření náhradního zapojení	132
10.2.	Úplné testy diagnostických modulů	133
10.3.	Příklady úplných testů	137
10.4.	Vytvoření citlivé cesty mezi diagnostickými moduly	141
10.5.	Generování testů na základě náhradního zapojení	143
11.	Identifikační metody testování sekvenčních obvodů	146
12.	Testování redundantních obvodů	153
12.1.	Vliv redundancy na diagnostiku	153
12.2.	Detekce poruch v redundantních obvodech	154
12.3.	Lokalizace poruch v redundantních obvodech	156
12.4.	Vliv informační redundancy	157
13.	Univerzální testy	158
13.1.	Nejdůležitější vlastnosti univerzálních testů	158
13.2.	Odbození univerzálního testu pro logicky pasivní obvody	159
13.3.	Univerzální testy pro logicky aktivní obvody	162
14.	Minimalizace testů	164
14.1.	Tabulka poruch	165
14.2.	Minimalizace nezávislého detekčního testu	167
14.3.	Minimalizace nezávislého lokalizačního testu	169
14.4.	Minimalizace závislého testu	174
15.	Simulace testů	179
15.1.	Význam simulace testů	179
15.2.	Formy simulace testů	180
15.3.	Vytváření modelu testované jednotky	182
15.4.	Technika simulace	185
15.5.	Kontrola úplnosti testu	187

<i>III. Realizace diagnostických postupů</i>	191
16. Lokalizace poruch	191
16.1. Meze lokalizovatelnosti poruch	191
16.2. Prostředky pro automatickou lokalizaci poruch	194
16.3. Slovníky poruch	195
16.3.1. Koincidenční slovník	195
16.3.2. Slovníky s menším rozlišením	196
16.4. Použití řízené sondy	199
17. Systémy pro automatické generování testů	200
17.1. Základní charakteristika systému AGT	201
17.2. Vstupní data	202
17.3. Úvodní zpracování vstupního datového souboru	203
17.4. Řídící data	205
17.5. Algoritmy generování testů	205
17.5.1. D-algoritmus	206
17.5.2. Časově závislé booleovské rovnice	206
17.5.3. Generování kritické cesty	207
17.5.4. Pseudonáhodné generování testů	207
17.6. Simulace a závěrečné zpracování	210
17.7. Vybrané systémy AGT	211
17.7.1. Systém TEGAS	211
17.7.2. Systém D-LASAR	212
17.7.3. Systém LAMP	213
18. Zkoušeče	214
18.1. Hlavní funkční bloky zkoušečů	215
18.2. Základní typy zkoušečů	218
18.2.1. Zkoušeče integrovaných obvodů	218
18.2.2. Zkoušeče neosazených desek a kabeláže	218
18.2.3. Zkoušeče osazených desek	219
18.3. Jazyky pro zápis testů	222
19. <u>Technika hledání poruch</u>	223
19.1. <u>Pomůcky a přístroje k hledání poruch</u>	224
19.2. Indikace nejčastějších poruch a postup při jejich hledání	227
19.3. Servisní metody lokalizace poruch	230
19.3.1. Lokalizace poruch pomocí logické sondy, svorky a komparátoru	230
19.3.2. Metoda čítání změn a metoda porovnávání příznaků	232
19.3.3. Lokalizace pomocí <u>logického analyzátoru</u>	234
20. Automatické diagnostické systémy	235
20.1. Systémy s vnějším zkoušečem	236
20.2. Systémy s vnitřním zkoušečem	238
20.3. Diagnostický systém univerzálního číslicového počítače	239
20.3.1. Programová diagnostika	240
20.3.2. Mikrodiagnostika	242
20.3.3. Technické prostředky diagnostiky	243
21. Návrh snadno testovatelných obvodů	244
21.1. Hodnocení testovatelnosti	244
21.2. Metody návrhu obvodů usnadňující generování jejich testů	248
21.2.1. Metody založené na použití členů nonekvivalence	248
21.2.2. Obvody s minimálním testem	251
21.3. Metody návrhu obvodů usnadňující lokalizaci poruch	254
21.4. Praktické zásady návrhu snadno testovatelných obvodů	255

21.4.1.	Logický návrh	255
21.4.2.	Technologický návrh	256
21.4.3.	Pomocné vstupy a výstupy	257
22	Testování polovodičových pamětí	261
22.1.	<u>Testování paměti RAM</u>	262
22.1.1.	Vliv struktury paměťových obvodů RAM na testování	262
22.1.2.	Poruchy polovodičových paměťových obvodů RAM	263
22.1.3.	Test paměti RAM a jeho složení	264
22.1.4.	Vzorky pro test logické funkce paměťových obvodů RAM	265
22.1.5.	Efektivnější metody testování paměti RAM	268
22.1.6.	Testování doby obnovení	269
22.2.	Testování ostatních druhů paměti	269
23.	Testování mikroprocesorů	272
23.1.	Stručná charakteristika mikroprocesorů	272
23.2.	Generování testů pro mikroprocesory	273
23.2.1.	Strukturní metody	274
23.2.2.	Funkční testy	275
23.3.	Realizace testů mikroprocesorů	276
23.3.1.	Testování ve zkoušci	276
23.3.2.	Autonomní testy	277
23.4.	Vyhodnocení testu	277
24.	Tabulky úplných testů integrovaných obvodů	278
<i>Literatura</i>		335
<i>Rejstřík</i>		341