

# Obsah

Předmluva	7
<b>1. Úvod</b>	9
1.1. Diskrétní a číslicové signály a systémy	15
1.2. Metody analýzy diskretních a číslicových signálů a systémů	16
1.3. Přenosová funkce diskretního systému	17
1.4. Kmitočtové vlastnosti diskretního systému	20
1.5. Struktury realizace diskretních systémů a jejich popis	22
1.5.1. Vnější popis diskretního systému	22
1.5.2. Vnitřní popis diskretního systému	23
1.5.3. Maticový zápis stavového popisu	25
1.5.4. Kanonické struktury diskretních systémů	26
Literatura ke kapitole 1	28
<b>2. Architektura signálových procesorů a jejich základní vlastnosti</b>	29
2.1. Dělení architektur mikroprocesorových obvodů	29
2.1.1. Von Neumannova architektura	29
2.1.2. Harvardská architektura	30
2.1.3. Architektura typu LIW a VLIW	31
2.1.4. Superskalární architektura	33
2.1.5. Architektura paralelních systémů	34
2.2. Zřetězené zpracování instrukcí a jeho využití v architektuře mikroprocesorů	34
2.3. Aktuální trendy ve vývoji architektur signálových procesorů	37
2.3.1. Paralelní zpracování instrukcí	37
2.3.2. Paralelní zpracování dat	43
2.3.3. Využití vyrovnávací paměti typu cache	43
2.4. Komunikace jádra signálového procesoru s vnějším okolím	44
2.5. Způsob výběru vlastností signálového procesoru pro danou aplikaci	46
Literatura ke kapitole 2	51
<b>3. Implementace algoritmů v signálovém procesoru</b>	53
3.1. Úprava algoritmů číslicového zpracování signálů pro signálový procesor	55
3.1.1. Číslicové filtry typu IIR	56
3.1.2. Číslicové filtry typu FIR	59
3.1.3. Adaptivní číslicové filtry	64
3.1.4. Spektrální analýza pomocí FFT	70
3.2. Analýza algoritmů číslicového zpracování signálů v prostředí Matlabu	75
3.3. Implementace algoritmů číslicového zpracování signálů v jazyce C	80
3.3.1. Implementace číslicových filtrů typu FIR v jazyce C	80
3.3.2. Implementace číslicových filtrů typu IIR v jazyce C	85
3.4. Implementace algoritmů číslicového zpracování signálů v signálovém procesoru s pevnou řádovou čárkou	91
3.4.1. Implementace číslicových filtrů typu IIR v signálovém procesoru s pevnou řádovou čárkou	91
3.4.2. Implementace číslicových filtrů typu FIR v signálovém procesoru s pevnou řádovou čárkou	93
3.4.3. Implementace adaptivních číslicových filtrů s algoritmem typu LMS v signálovém procesoru s pevnou řádovou čárkou	94
3.4.4. Implementace algoritmu FFT v signálovém procesoru s pevnou řádovou čárkou	95
Literatura ke kapitole 3	97
<b>4. Signálové procesory s harvardskou architekturou</b>	99
4.1. Signálové procesory s harvardskou architekturou firmy Motorola	99
4.1.1. Signálové procesory řady DSP56000 a DSP56300	99
4.1.2. Signálové procesory řady DSP56800	110
4.1.3. Signálové procesory řady DSP56800E	121

4.2. Signálové procesory Analog Devices .....	125
4.2.1. Signálové procesory řady ADSP219x .....	125
4.3. Příklady implementace číslicových filtrů a algoritmu FFT .....	133
4.3.1. Implementace v signálovém procesoru Motorola DSP56307 .....	135
4.3.2. Implementace v signálovém procesoru Motorola DSP56824 .....	150
4.3.3. Implementace v signálovém procesoru Analog Devices ADSP2191 .....	152
Literatura ke kapitole 4 .....	159
<b>5. Signálové procesory s architekturou typu VLIW .....</b>	<b>161</b>
5.1. Signálové procesory typu VLIW firmy Texas Instruments .....	162
5.1.1. Signálové procesory řady TMS320C62xx a TMS320C67xx .....	163
5.1.2. Signálové procesory řady TMS320C64xx .....	164
5.2. Signálový procesor typu VLIW firmy Motorola .....	179
5.3. Příklad implementace číslicového filtru v signálovém procesoru typu VLIW .....	195
5.3.1. Implementace číslicového filtru typu IIR v signálovém procesoru TMS320C6414 .....	195
5.3.2. Implementace číslicového filtru typu IIR v signálovém procesoru MSC8101 .....	201
Literatura ke kapitole 5 .....	207
<b>6. Programové a technické vývojové prostředky pro práci se signálovými procesory .....</b>	<b>209</b>
6.1. Code Composer Studio pro práci se signálovými procesory firmy Texas Instruments .....	211
6.1.1. Vývojové prostředky prostředí Code Composer Studio .....	212
6.1.2. Použití prostředí Code Composer Studio .....	215
6.1.3. Další vlastnosti prostředí Code Composer Studio .....	216
6.2. CodeWarrior Development Studio .....	218
pro práci se signálovými procesory firmy Motorola (FreeScale)	
6.2.1. Vývojové prostředky prostředí CodeWarrior .....	218
6.2.2. Použití vývojového prostředí CodeWarrior .....	221
6.2.3. Další vlastnosti prostředí CodeWarrior .....	222
Literatura ke kapitole 6 .....	224
<b>7. Aplikace se signálovými procesory .....</b>	<b>225</b>
7.1. Kepstrální model hlasového traktu a jeho implementace v signálovém procesoru .....	225
7.2. Kodeky pro přenos řeči a jejich implementace v signálovém procesoru .....	231
7.2.1. Princip kódování řeči v mobilní síti GSM .....	231
7.2.2. Implementace kodeku v jazyce C podle normy ANSI-C .....	233
7.2.3. Optimalizace zdrojových souborů v jazyce C .....	236
7.2.4. Optimalizace zdrojových souborů v assembleru .....	246
7.2.5. Výsledky optimalizace .....	255
7.3. Aplikace se signálovými procesory v oblasti zpracování hudby .....	257
7.3.1. Systém SoundArt Chameleon .....	257
7.3.2. Systém TC Powercore .....	260
7.3.3. Systém ProToolsIHD .....	263
7.3.4. Implementace číslicových hudebních efektů v signálovém procesoru .....	264
Literatura ke kapitole 7 .....	270
Seznam symbolů .....	273
Seznam zkratk .....	275
Rejstřík .....	281