

---

# Obsah

1	Úvod	1
1.1	Diagnostika, testování	1
1.2	Vymezení řešené problematiky	4
1.3	Struktura práce	4
2	Testovatelnost	7
2.1	Metody zlepšení testovatelnosti	7
2.1.1	Vkládání testovacích bodů	7
2.1.2	Metody strukturovaného návrhu	8
2.1.3	Metoda LSSD	11
2.2	Metody analýzy testovatelnosti	12
2.2.1	Metoda CoPS	13
2.2.2	Systém SATAN	16
2.3	Shrnutí	18
3	Číslicový obvod na úrovni RT	21
3.1	Moderní návrh VLSI obvodů	21
3.1.1	Úrovně popisu obvodu	21
3.1.2	Popis chování	22
3.2	Obvod na úrovni RT a jeho syntéza	22
3.2.1	Popis obvodu na úrovni RT	23
3.2.2	Propojovací strategie na úrovni RT	24
3.2.3	Syntéza	24
3.3	Formální model obvodu	27
3.4	Shrnutí	33
4	Využití struktury obvodu k přenosu diagnostické informace	35
4.1	I-cesty	35
4.2	Nastavení i-režimu	39
4.3	Shrnutí	50
5	Řiditelnost a pozorovatelnost	51
5.1	Úloha fideitelnosti a pozorovatelnosti při aplikaci testu	51
5.2	Role registrů při aplikaci testu	54
5.2.1	Vysílač testovacích vektorů	54
5.2.2	Přijímač odezev na testovací vektory	57
5.3	Formální model registrů významných z hlediska aplikace testu	59
5.4	Shrnutí	64
6	Výběr registrů pro zařazení do řetězce „scan“	65
6.1	Vysílače testovacích vektorů a přijímače odezev	65
6.2	Výběr registrů pro modifikaci	69
6.3	Shrnutí	82

7	Dosažitelnost, model aplikace testu	85
7.1	Model aplikace testu na prvek	85
7.2	Dosažitelnost	93
7.3	Shrnutí	96
8	Výsledky experimentů	97
8.1	Obvod Diffëq	97
8.2	Obvod Tseng	102
8.3	Implementace	106
8.3.1	Vstupy programu	107
8.3.2	Výstupy programu	108
8.3.3	Struktura a uložení dat	108
8.3.4	Systémové požadavky	108
8.4	Shrnutí	109
9	Plánování testu s ohledem na optimalizaci doby testu	111
9.1	Analýza souběžnosti	111
9.2	Plánování testu	112
9.3	Shrnutí	112
10	Syntéza řadiče testu	115
10.1	Jazyk i-cest a jeho gramatika	115
10.2	Řadič testu	118
10.3	Automat pro nastavení i-cesty	118
10.4	Shrnutí	120
11	Závěr	121
11.1	Shrnutí problematiky	121
11.2	Zhodnocení popsaného přístupu	124
	Literatura	127