

Předmluva autorů	33
PRVNÍ DÍL	
Základy kombinačních a sekvenčních obvodů	37
I. Dvojkový zápis, Boolova algebra a logické funkce	39
1. Zobrazení informace	39
1.1. Zobrazení čísel se základem 2	39
1.2. Logické výroky	40
2. Základní operátory Boolovy algebry	40
2.1. Logické proměnné a logické funkce	40
2.2. Logické operátory	41
2.2.1. Funkce rovnost	41
2.2.2. Negace	41
2.2.3. Logický součet	41
2.2.4. Logický součin	42
2.3. Vlastnosti základních logických operátorů	42
2.3.1. Aplikace na jednu proměnnou	43
2.3.2. Aplikace na více proměnných	43
3. Definice logické funkce	44
3.1. Pravdivostní tabulka	44
3.1.1. Úplně zadaná funkce	44
3.1.2. Neúplně zadaná funkce	44
3.2. Základní zápis logické funkce	45
3.2.1. Základní tvar	45
3.2.2. Příklad zápisu	45
4. Logické funkce n proměnných	46
4.1. Funkce jedné proměnné	46
4.2. Funkce dvou proměnných	46
4.3. Funkce více než dvou proměnných	48
4.3.1. Použití funkcí dvou proměnných	48
4.4. Základní nutné operátory	48
5. Zjednodušování zápisu logické funkce	48
5.1. Algebraická minimalizace	48
5.2. Karnaughova metoda	49

5.2.1.	Sousední mintermy a Karnaughova mapa čtyř proměnných	49
5.2.2.	Zjednodušení úplně zadané funkce	49
5.2.3.	Zjednodušení neúplně zadané funkce	51
5.2.4.	Karnaughova mapa pro tři proměnné	52
5.2.5.	Karnaughova mapa pro pět a více proměnných	52
5.2.6.	Způsob zápisu získaný z Karnaughovy mapy	53
5.3.	Algoritmické metody	53
5.4.	Zhodnocení zjednodušovacích metod	53
II.	Základní logické operátory	55
6.	Definice úplného systému logických funkcí	55
7.	Minimální úplné systémy logických funkcí	55
7.1.	Systém logický součin, negace	55
7.2.	Systém logický součet, negace	56
7.3.	Operátor NAND	56
7.4.	Operátor NOR	57
8.	Souvislost mezi fyzikální strukturou a logickými operátory	58
8.1.	Vztah mezi funkcí a dvojkovým stavem	58
8.2.	Vztah mezi dvojkovým stavem a fyzikálním stavem. Logická konvence	58
8.2.1.	Definice	58
8.2.2.	Vliv změny konvence na realizovanou funkci	58
9.	Symbolické zobrazení základních operátorů	60
10.	Realizace logických funkcí pomocí členů NAND a NOR	60
10.1.	Použití členů NAND	61
10.2.	Použití členů NOR	61
III.	Logické stavebnice	63
11.	Základní charakteristiky logického členu	63
12.	Logické stavebnice z diskrétních součástek (diody a tranzistory)	66
12.1.	Princip	66
12.2.	Součinný člen	66
12.3.	Součtový člen	67
12.4.	Invertor	67
12.5.	Rozbor vlastností	67
13.	Logické obvody DTL	69
13.1.	Elektrická funkce	69
13.2.	Logické funkce realizované členem se dvěma vstupy	69
13.3.	Přímé spojení výstupů členů (montážní součin a součet)	69
13.4.	Rozbor vlastností	71
13.5.	Integrovaný modul DTL SN 15 800 (základní vlastnosti)	71
14.	Logické obvody TTL	72
14.1.	Elektrická funkce	72

19.2.	Odvození výrazu pro funkci CV	293
19.3.	Odvození výrazu pro funkci FC	293
19.4.	Odvození výstupních funkcí A, B, C, D pro oba kódy	293
19.5.	Zapojení multiplexoru pro realizaci funkce CV	294
19.6.	Zapojení multiplexorů pro realizaci funkcí A, B, C, D	295
20.	Řešení používající rotaci proměnných	298
20.1.	Zvláštnosti obou kódů	298
20.2.	Odvození výrazu pro transformaci vstupních proměnných	299
20.3.	Zapojení multiplexorů pro převod kódů	299
20.4.	Odvození výrazů pro výstupní funkce CV a FC	299
20.5.	Schéma zapojení	300
21.	Použití pevných pamětí	300
21.1.	Řešení se šesti adresovými proměnnými	300
21.2.	Řešení používající rotaci proměnných	300
21.3.	Řešení používající negaci jedné vstupní proměnné	300
V.	Sčítačky	303
22.	Úvod	303
23.	Analýza sčítačky se sériovým přenosem	303
23.1.	Schéma zapojení a algebraické výrazy	303
23.2.	Sestavení sčítačky	305
24.	Sčítačky se zrychlením přenosu	305
24.1.	Zrychlování přenosu	305
24.2.	Schéma sčítačky se zrychleným přenosem	308
24.3.	Výkon sčítačky	308
25.	Sečtení čtyř čísel	309
26.	Návrh odčítačky	310
26.1.	Analýza zadání	310
26.2.	Použití sčítačky ve funkci odčítačky	311
27.	Zpracování čísel vyjádřených ve tvaru $\pm N $	312
27.1.	Reprezentace čísel	312
27.2.	Operace s čísly	312
27.3.	Realizace aritmetické jednotky	314
28.	Zpracování čísel vyjádřených pomocí dvojkových doplňků	314
28.1.	Reprezentace čísel	314
28.2.	Operace s čísly. Zpracování znaménka a přeplnění	315
28.3.	Dvojkový doplněk součtu	316
28.4.	Sčítání dvou kladných čísel	316
28.5.	Sčítání kladného a záporného čísla	317
28.6.	Sčítání dvou záporných čísel	317
28.7.	Návrh sčítačky a odčítačky pracující s dvojkovými doplňky	318

VI.	Čítače	320
29.	Úvod	320
30.	Čítače sestavené z klopných obvodů JK	320
30.1.	Asynchronní čítače	320
30.2.	Synchronní čítače	321
30.3.	Poznámky k předcházejícím zapojením	323
31.	Integrované čítače	324
31.1.	Asynchronní čítač 7493	324
31.2.	Synchronní čítač s asynchronním nastavováním 74193	327
31.3.	Synchronní čítač se synchronním nastavováním 74163	329
VII.	Posuv	334
32.	Výběr jednoho bitu ze slova	334
33.	Zápis jednoho bitu do slova	336
34.	Studium různých typů posuvu	336
34.1.	Logický posuv vpravo a vlevo	336
34.2.	Kruhový posuv vpravo a vlevo	336
34.3.	Číselný posuv	336
35.	Posuv sčítáním	338
36.	Posuv kombinačním obvodem	338
37.	Určení počtu jedniček ve slově	338
38.	Programovatelný posuvný registr 7495	340
VIII.	Řízení zásobníkové paměti a paměti fronty	341
39.	Úvod	341
40.	Řízení zásobníkové paměti	341
40.1.	Princip činnosti	341
40.2.	Funkce	342
41.	Řízení paměti fronty	343
41.1.	Princip činnosti	343
41.2.	Limitní případy	343
41.3.	Funkce	344
TŘETÍ DÍL		
Metody systémového návrhu		345
I.	Čas v logických systémech	347
1.	Systémy pracující asynchronně nebo synchronně	347
2.	Hodinové signály	348

3.	Několikafázové taktování, cyklus hodinových signálů	348
4.	Logické rovnice řídicích signálů	349
5.	Tabulky budicích funkcí	350
6.	Základ řízení sekvenčních obvodů	351
6.1.	Hazardy v sekvenčních obvodech	351
6.2.	Synchronizace asynchronních vstupů	351
6.3.	Působení sekvenčního obvodu na sebe	353
6.4.	Hazardy vlivem posunutí hodinového signálu	354
II.	Jednoduché sekvenční obvody	356
7.	Vnitřní stavy sekvenčního obvodu	356
8.	Obecná struktura jednoduchého sekvenčního obvodu	356
9.	Zpětné vazby v sekvenčních obvodech	357
10.	Popis funkce jednoduchého sekvenčního obvodu	357
10.1.	Popis časovým diagramem	357
10.2.	Popis grafem	358
10.3.	Popis tabulkou	358
10.4.	Popis logickými rovnicemi	359
11.	Syntéza obvodu popsaného grafem	359
11.1.	Zavedení grafu	359
11.2.	Kódování vnitřních stavů	359
11.3.	Pravdivostní tabulka	359
11.4.	Výběr paměťových členů	359
11.5.	Stanovení budicích a výstupních funkcí	360
11.6.	Časový rytmus	360
11.7.	Schémata	360
III.	Složité sekvenční obvody	361
12.	Meze popisu vnitřními stavy	361
13.	Popis vývojovým diagramem	362
14.	Obecná struktura složitějšího sekvenčního obvodu	363
15.	Obvodový řadič	363
15.1.	Princip	363
15.2.	Přechody v řadiči	364
16.	Mikroprogramovaný řadič	365
16.1.	Princip	365
16.2.	Časový rytmus	366

IV.	Obvodový řadič	367
17.	Zopakování struktury	367
18.	Vyjádření akcí v systému ovládaném obvodovým řadičem	367
19.	Využití hodinového signálu v obvodovém řadiči	368
19.1.	Synchronizace asynchronních vstupů	368
19.2.	Hazardy způsobené nevhodnou volbou cyklu hodinového signálu	369
19.3.	Hazard posunutím hodinového signálu v příkazu pro řízené prostředky	369
19.4.	Hazardy posuvem hodinového signálu mezi řadičem a řízenými prostředky	370
19.5.	Podmínky funkce řadiče	370
19.6.	Hazardy vlivem posuvu hodinových signálů mezi několika řadiči	371
20.	Uspořádání pro uvádění do chodu a pro údržbu	372
20.1.	Krokování hodinového signálu	372
20.2.	Systém pro zastavování a pozorování	372
21.	Zdroje synchronizace v praxi	373
V.	Syntéza systému řízeného obvodovým řadičem	374
22.	Vytyčení cíle	374
23.	Rozbor dějů v aplikaci	375
24.	Volba zdroje synchronizace	375
24.1.	Generátor hodinových impulsů	375
24.2.	Řadiče	375
25.	Zapsání logických rovnic	375
26.	Výběr součástek	376
27.	Tabulka budicích vstupů	376
28.	Schémata	376
29.	Závěr	377
VI.	Mikroprogramovaný řadič	378
30.	Meze použití obvodového řadiče	378
31.	Znázornění akcí v instrukci	379
32.	Formát instrukcí	379
33.	Adresování instrukcí	379
34.	Operační kód mikroprogramovaného systému	380
35.	Příklady typů instrukcí	380
35.1.	Vymezení operačního kódu	380
35.2.	Instrukce pro zápis	380
35.3.	Instrukce pro podmíněný skok	382

36.	Zápis programu činnosti	383
37.	Výhody mikroprogramované struktury	383
38.	Generování řídicích signálů	384
39.	Generování skoků	385
VII.	Syntéza systému řízeného mikroprogramovaným řadičem	387
40.	Úvod	387
41.	Rozbor dějů v aplikaci	387
42.	Výběr operačního kódu. Formát instrukcí	387
43.	Zápis programu aplikace neboli programové vybavení	388
44.	Přezkoušení programového vybavení	388
45.	Syntéza řadiče	388
45.1.	Vývojové diagramy instrukcí	388
45.2.	Řazení instrukcí	388
45.3.	Zápis logických rovnic instrukcí	388
45.4.	Výběr součástí řadiče, budicí tabulky, schémata	388
46.	Posouzení obvodů řadiče	389
47.	Realizace prostředků pro aplikaci	389
47.1.	Spojení mezi řadičem a prostředky pro aplikaci	389
47.2.	Výběr součástí obvodů pro aplikaci, tabulky buzení	389
48.	Schémata systémů	389
49.	Závěr	389
VIII.	Nejčastější úchytky v logických schématech	391
50.	Úvod	391
51.	Příliš malý podíl integrace	391
52.	Spoje mezi částmi systému	392
53.	Rozmanité triky pro tvarování impulsu	392
53.1.	Využití zpoždění logických členů	392
53.2.	Využití integračních obvodů RC	393
53.3.	Využití derivačních obvodů RC	393
54.	Způsoby nabuzení paměťových členů	394
55.	Nesprávné použití klopných obvodů	396
55.1.	Současné buzení signálů R i S	396
55.2.	Nulující impuls jako činitel výstupu	397
55.3.	Součin podmínek nastavení klopného obvodu s jeho stavem	397

55.3.1.	Klopný obvod RS	397
55.3.2.	Klopný obvod JK	398
55.4.	Klopný obvod překlápějící sám sebe do stavu 0	398
55.5.	Useknutí hodinového impulsu	398
55.6.	Špatné využití možností klopných obvodů JK nebo D	399
56.	Použití stavů čítače	399
56.1.	Špatné vzorkování	399
56.2.	Čítače s neúplným cyklem	400
56.3.	Použití stavů čítače	400
57.	Asynchronní zpětné vazby	400
58.	Použití pomocných prvků	401
59.	Kondenzátory, Schmittovy obvody a monostabilní obvody	402
59.1.	Kondenzátory	402
59.2.	Schmittovy klopné obvody	404
59.3.	Monostabilní klopné obvody	405
60.	Některé úchytky	405
60.1.	Speciální dekódování stavu obvodového řadiče	405
60.2.	Nadbytečné paměťové členy	405
60.3.	Nevyužité vstupy	406
60.4.	Montážní člen NEBO	406
60.5.	Logické bloky pro vlastní potřebu	406
60.6.	Zcitlivění obvodů	406
60.7.	Zapomenuté zbytky obvodů	406
61.	Závěr	406
IX.	Obecné charakteristiky mikroprocesorů	407
62.	Od mikroprogramovaných řadičů k mikroprocesorům	407
63.	Obecná struktura systému s mikroprocesorem	408
64.	Struktura mikroprocesoru	409
64.1.	Obecná struktura a způsob činnosti	409
64.2.	Informace od výrobce	410
65.	Popis vstupů a výstupů	411
66.	Soubor podpůrných obvodů	411
67.	Formát instrukce a rychlost	412
68.	Šířka toku dat	412
69.	Operační kód	412
69.1.	Operační kód mikroprogramovaný nebo mikroprogramovatelný	412
69.2.	Působení instrukcí	413
69.3.	Různé typy instrukcí	413

70.	Adresy a způsoby adresování	414
70.1.	Adresování prvního řádu	414
70.2.	Adresování nultého řádu	415
70.3.	Adresování druhého řádu (nepřímé)	415
70.4.	Indexované adresování	415
70.5.	Adresování relativní vzhledem k čítači adres	416
70.6.	Příklady použití způsobů adresování	416
70.6.1.	Využití operačního kódu	416
70.6.2.	Přesun tabulky	416
71.	Podprogram	418
72.	Přerušení	419
72.1.	Princip	419
72.2.	Maskování přerušení	419
72.3.	Priority mezi přerušeními	420
72.4.	Simultánní ošetření	421
73.	Prostředky pro přenos informace v mikroprocesoru	421
73.1.	Jednoduchý programovaný přístup	421
73.2.	Prioritní programovaný přístup	421
73.3.	Přímý přístup do paměti	421
74.	Výkon mikroprocesoru	422
X.	Vývojové systémy pro mikroprocesory	423
75.	Uvádění zařízení do chodu	423
76.	Pomůcka pro sestavování programů – assembler	424
76.1.	Účel assembleru	424
76.2.	Zápis instrukcí	424
76.3.	Makroinstrukce	424
76.4.	Příkazy pro assembler	425
76.5.	Chybová hlášení	426
77.	Opravy programu; textový editor	426
78.	Oživování simulované na počítači	427
78.1.	Princip	427
78.2.	Některé příkazy	427
78.3.	Makroinstrukce	427
79.	Oživování na mikropočítači	428
80.	Ostatní pomůcky	428
80.1.	Jazyk vyšší úrovně	428
80.2.	Monitory reálného času	428

XI.	Syntéza s mikroprocesorem	430
81.	Posunutí hranice složitosti	430
82.	Syntéza jednoduchého systému s mikroprocesorem	430
82.1.	Rozbor činnosti úlohy	430
82.2.	Seznámení s technickým vybavením	430
82.3.	Návrh řadiče	431
82.4.	Seznámení s programovým vybavením	431
82.5.	Rozdělení úloh mezi technické a programové vybavení	431
82.6.	Syntéza prostředků pro aplikaci	431
82.7.	Zápis programového vybavení	431
82.8.	Uvádění do chodu	432
83.	Popis struktury mikropočítače	432
83.1.	Obecná struktura	432
83.2.	Metody zabezpečení morální životnosti	433
84.	Syntéza mikropočítače	434
85.	Syntéza s mikropočítačem	434
86.	Výhody návrhu s mikropočítačem	434
86.1.	Návrh	434
86.2.	Složitější zařízení	435
86.3.	Schvalování návrhu	435
86.4.	Technické vybavení	435
86.5.	Náhradní díly	435
86.6.	Údržba	435
86.7.	Automatické hledání poruch	435
86.8.	Výhody využívání	436
86.9.	Nové rozdělení funkcí ve velkých systémech	436
87.	Těžkosti s použitím mikroprocesorů a mikropočítačů	436
87.1.	Důležitost prostředků pro uvádění do chodu	436
87.2.	Nedostatek kvalifikovaných návrhářů	436
87.3.	Zaškolení uživatelů mikropočítačů	437
87.4.	Rozšířená představa — vyměnitelnost programů	437
88.	Příklady syntézy s mikroprocesorem	437
XII.	Některá hlediska realizace zařízení	438
89.	Úvod	438
90.	Seznamy povolených součástí	438
91.	Rozdělení z hlediska funkcí	439
91.1.	Na úrovni desky	439
91.2.	Na úrovni podsouborů	439
91.3.	Na úrovni systému	439

92.	Testovatelnost	440.
93.	Spoje mezi deskami	440
93.1.	Kontrola zátěží	440
93.2.	Kontrola spojů	441
93.3.	Kapacitní zátěže spojů	442
93.4.	Způsob spojování	442
94.	Technologické požadavky	442
94.1.	Stavebnice logických obvodů	442
94.2.	Požadavky kladené na spoje	442
95.	Požadavky na údržbu	443
95.1.	Kontrola času	443
95.2.	Kontrola stálou pravděpodobností	443
95.3.	Výskyt úchylek	443
95.4.	Vnější simulátor	443
95.5.	Testy	444
96.	Dokumentace	444
97.	Požadavky na rychlost	444
97.1.	Obměna vývojových diagramů	444
97.2.	Zlepšení operačního kódu	446
97.3.	Rozdělení úloh	446
97.4.	Změny cyklu hodinových impulsů	446
97.5.	Použití přizpůsobených logických stavebnic	446
97.6.	Meze metod návrhu synchronních obvodů	446
XIII.	Porovnání metod návrhu	448
98.	Úvod	448
99.	Kvalitativní srovnání	448
100.	Kvantitativní srovnání	448
101.	Oblasti uplatnění metod syntézy	452
102.	Závěr	453
	Literatura	454

ČTVRTÝ DÍL

	Použití metod systémového návrhu	455
I.	Cvičení na návrh generátoru hodinových impulsů, sestavení logických rovnic a posuv hodinových impulsů	457
1.	Úvod	457
2.	Generátor hodinových impulsů (zadání)	457
2.1.	Generátor hodinových impulsů s navazujícími takty	457
2.2.	Generátor hodinových impulsů s oddělenými takty	458

3.	Logické rovnice a tabulka budičích funkcí (zadání)	459
4.	Cvičení na hazardy způsobené posuvem hodinových impulsů	460
5.	Generátor hodinových impulsů (řešení)	460
5.1.	Generátor hodinových impulsů s navazujícími takty	460
5.2.	Generátor hodinových impulsů s oddělenými takty	463
6.	Logické rovnice a tabulky budičích funkcí (řešení)	465
6.1.	Tabulka budičích funkcí pro klopný obvod RS	465
6.2.	Tabulka budičích funkcí pro klopný obvod D	465
7.	Hazardy způsobené posuvem hodinových impulsů (řešení)	467
II.	Detekce čela a týlu impulsu, logická filtrace signálu	468
8.	Detekce čela a týlu impulsu (zadání)	468
9.	Obvod pro logickou filtraci (zadání)	468
10.	Detekce čela a týlu impulsu (řešení)	469
11.	Obvod pro logickou filtraci (řešení)	470
III.	Sestavení vývojových diagramů	475
12.	Měření času (zadání)	475
13.	Násobení dvou kladných čísel (zadání).	475
14.	Přijímač číslic (zadání)	476
15.	Sledování provozu zařízení a měření jeho využití (zadání)	476
16.	Měření času (řešení)	477
17.	Násobení dvou kladných čísel (řešení)	479
18.	Přijímač číslic (řešení)	480
19.	Sledování provozu zařízení a měření jeho využití (řešení)	481
IV.	Realizace obvodových řadičů	485
20.	Možnosti realizace	485
21.	Použití čítače s pomocnými synchronními vstupy	485
21.1.	Kódování adres logickými členy	485
21.2.	Kódování adres kódérem	489
21.3.	Zapojení pro případ $t_{hold} \neq 0$	489
22.	Použití čítače s asynchronními pomocnými vstupy.	490
23.	Použití posuvného registru	491

14.2.	Montážní součin a třístavový výstup	72
14.2.1.	Montážní součin	72
14.2.2.	Třístavové výstupy	73
14.3.	Modifikace obvodů TTL	74
14.4.	Rozbor vlastností	75
15.	Logické obvody CMOS a MOS	75
16.	Emitorově vázané logické obvody bez nasycení (ECL)	77
17.	Řady s velkou odolností proti rušení (HTL)	77
18.	Technologický vývoj integrovaných obvodů	77
19.	Výběr logické stavebnice	78
20.	Pouzdrění logických obvodů	80
20.1.	Plochá pouzdra	80
20.2.	Pouzdra DIL (dual-in-line)	81
IV.	Obvyklé kombinační funkce a příslušné obvody	82
21.	Definice kombinačních a sekvenčních obvodů	82
22.	Realizace součtových a součinnových funkcí s velkým počtem vstupů	82
23.	Funkce přepínání informace	82
24.	Sjednocení dvou dvojkových veličin	84
24.1.	Definice	84
25.	Průnik dvou dvojkových veličin	85
25.1.	Definice	85
26.	Určení rovnosti mezi dvěma veličinami A, B	86
27.	Určení nulovosti veličiny A	88
28.	Kontrola sudé nebo liché parity	88
28.1.	Princip	88
28.2.	Funkce sudé nebo liché parity	89
29.	Dvojkový dekodér	90
29.1.	Definice	90
29.2.	Pravdivostní tabulka	90
29.3.	Realizace principu	90
30.	Multiplexor	91
30.1.	Definice	91
30.2.	Pravdivostní tabulka	91
30.3.	Realizace principu	92
30.4.	Základní aplikace	92

V.	Obvody pro edici znaků. Realizace pomocí obvodového řadiče	493
24.	Úvod	493
25.	Formulace úlohy	493
26.	Funkce edičních obvodů	493
27.	Funkční analýza úlohy	494
27.1.	Funkční bloky a jejich činnost	494
27.2.	Vývojový diagram	496
28.	Návrh zdroje synchronizace	496
28.1.	Generátor hodinových impulsů	496
28.2.	Čítač stavů	496
29.	Odvození logických rovnic	496
30.	Výběr součástek	497
31.	Tabulka budicích funkcí	497
32.	Schéma zapojení	500
33.	Bilance použitých součástek	503
VI.	Návrh obvodů pro edici znaků s řadičem sestaveným z klopných obvodů	505
34.	Princip metody	505
35.	Rozčlenění cyklu hodinových impulsů	505
36.	Rozklad vývojového diagramu	505
37.	Sestavení logických rovnic	507
38.	Tabulky budicích funkcí	509
39.	Schémata zapojení	509
40.	Bilance použitých součástek	511
41.	Závěry o použité metodě	511
VII.	Realizace obvodu pro edici znaků s mikroprogramovaným řadičem	513
42.	Úvod	513
43.	Funkční analýza problému	513
44.	Volba operačního kódu	513
45.	Sestavení programu	513
46.	Kontrola programu	514
47.	Návrh mikroprogramovaného řadiče	515
47.1.	Vývojový diagram instrukcí ZP a PS	515

47.2.	Taktování instrukcí	515
47.3.	Odvození logických rovnic pro instrukce	516
47.4.	Výběr součástek pro řadič	517
47.5.	Tabulka budících funkcí řadiče	517
48.	Realizace řízené části obvodu	520
48.1.	Propojení řadiče a řízené části	520
48.2.	Výběr součástek pro řízené obvody. Tabulky budících funkcí	520
49.	Schéma zapojení	520
50.	Bilance použitých součástek	522
VIII.	Obvod pro edici znaků – studie nestrukturované realizace	523
51.	Úvod	523
52.	Popis systému	523
53.	Analýza paměti a pomocných obvodů	523
54.	Řazení operací	524
55.	Elementární cyklus zápisu	525
56.	Elementární cyklus čtení	525
57.	Obecná struktura operací	526
58.	Srovnání s předcházejícími řešeními	527
59.	Paměť a její pomocné obvody	527
60.	Vytvoření taktů povelu	528
61.	Program pro zápis	528
62.	Program čtení	530
63.	Program funkce systému	532
64.	Srovnání s předcházejícími řešeními	534
IX.	Telemetrický systém – funkční analýza	536
65.	Formulace úlohy	536
66.	Struktura jednoho zařízení	537
67.	Synchronizace zpráv a jednotlivých bitů	537
68.	Typy přenášených zpráv	538
68.1.	Zpráva START	538
68.2.	Zpráva FM (funkce měření) a DC (dva znaky)	538
68.3.	Zpráva STOP	539
68.4.	Formát pro vyslání zprávy po vedení	539
68.5.	Procedura pro opakování zpráv	540

69.	Vývojový diagram funkce vysílacího a přijímacího obvodu	540
69.1.	Diagram operací	540
69.2.	Hledání společných funkcí	540
69.3.	Vývojový diagram	541
70.	Kódování a dekódování informace	543
70.1.	Princip	543
70.2.	Dekódování informace	543
70.3.	Princip kódování informace	544
70.4.	Generování synchronizačního sledu	545
71.	Seznam programů	545
72.	Program pro příjem značky (PZN)	545
73.	Program pro dekódování zprávy (DKZ)	546
74.	Program pro analýzu přijaté zprávy (APZ)	547
75.	Program pro zpracování zprávy START (ZPS)	548
76.	Program pro vyslání zprávy (VSZ)	551
77.	Program pro zpracování zprávy FM (ZFM)	551
78.	Program pro zpracování zprávy DC (ZDC)	552
79.	Ediční program	552
80.	Program pro realizaci měření	552
81.	Inicializační program	553
82.	Blokové schéma systému	554
83.	Seznam zkratk	554
83.1.	Zprávy	554
83.2.	Signály	554
83.3.	Klopné obvody	556
83.4.	Registry a čítače	556
X.	Telemetrický systém – realizace s obvodovým řadičem	557
84.	Úvod	557
85.	Návrh zdroje synchronizace	557
85.1.	Generátor hodinových impulsů	557
85.2.	Řadiče	557
86.	Signály FMHR a FDHE	557
87.	Logické rovnice obvodu pro vysílání a příjem	557
87.1.	Synchronizace	557
87.2.	Celková inicializace	558
87.3.	Stav P_0 : inicializace, příjem značky, dekódování a analýza zprávy	558

87.4.	Stav P_1 : zpracování zprávy START	559
87.5.	Stav P_1 : zpracování zprávy FM	559
87.6.	Stav P_2 : vyslání zprávy	559
88.	Výběr součástek a tabulky budicích funkcí	560
88.1.	Řadiče RP a CS	560
88.2.	Registr COD	561
88.3.	Registr INF a výhybka informace	561
88.4.	Klopné obvody	561
89.	Schémat zapojení	566
89.1.	Realizace	566
89.2.	Zjednodušení výrazu	566
89.3.	Korekce hazardu způsobeného posuvem hodinových impulsů	567
89.4.	Zvláštnost schémat zapojení	568
89.5.	Rozdělení funkčních členů do jednotlivých schémat	568
90.	Bilance použitých součástek	568
XI.	Realizace telemetrického systému s mikroprogramovým řadičem	571
91.	Reorganizace řízených prostředků	571
92.	Výběr instrukcí	573
93.	Šířka toku dat	573
94.	Sestavení programů	573
94.1.	Inicializace	573
94.2.	Příjem značky	573
94.3.	Vyhodnocení zprávy	574
94.4.	Analýza přijaté zprávy a zpracování signálu START	575
94.5.	Vyslání zprávy	575
94.6.	Zpracování zpráv FM a DC	576
95.	Přehled programového vybavení	577
96.	Velikost instrukce	577
97.	Určení formátu instrukcí	579
98.	Návrh řadiče	581
98.1.	Hrubé blokové schéma	581
98.2.	Obecné vývojové diagramy instrukcí	581
98.3.	Časový průběh instrukce	583
98.4.	Dekódování instrukcí a generování povelů	584
98.5.	Sestavení logických rovnic řadiče	584
98.6.	Výběr prvků pro řadič	585
98.7.	Tabulka budicích funkcí řadiče	587
99.	Realizace řízených prostředků	587
99.1.	Propojení mezi řadičem a řízenými prostředky	587
99.2.	Výběr prvků pro realizaci řízených prostředků	587
99.3.	Tabulky budicích funkcí	589

100.	Schémata zapojení	589
100.1.	Hodinové impulsy pro zastavení h_0	589
100.2.	Optimalizace	589
100.3.	Rozložení funkčních bloků do schémat	591
101.	Bilance použitých součástek	591
102.	Program pro inicializaci	591
103.	Program pro příjem značky	591
104.	Program pro dekódování zprávy	593
105.	Program pro analýzu přijaté zprávy	594
106.	Program pro zpracování zprávy START	595
107.	Program pro vyslání značky	596
108.	Program pro vyslání kódované zprávy	597
109.	Program pro zpracování zprávy FM – měření	598
110.	Program pro zpracování zprávy DC – dva znaky	598
XII.	Základní vlastnosti mikroprocesoru Motorola 6800 – technické vybavení	599
111.	Mikroprocesorová stavebnice 6800	599
112.	Popis pouzdra	600
113.	Funkce vstupů a výstupů	600
113.1.	Napájení a hodinové impulsy	600
113.2.	Sběrnice	601
113.3.	Stavové signály	601
113.4.	Řídící signály	601
114.	Připojení mikroprocesoru 6800 k paměti nebo k přídavným zařízením	603
114.1.	Operace čtení	603
114.2.	Operace zápisu	606
XIII.	Popis mikroprocesoru Motorola 6800 – programové vybavení	607
115.	Použitelné registry	607
116.	Zásobníková paměť pro úklid stavu	607
117.	Způsoby adresace	614
118.	Operační kód	614
119.	Analýza operačního kódu	615
120.	Vývojové prostředky pro systémy s mikroprocesorem Motorola 6800	615

XIV.	Realizace telemetrického systému mikroprocesorem Motorola 6800 – technické vybavení	617
121.	Členění systému	617
121.1.	Rozdělení funkcí	617
121.2.	Edice znaku na základě přerušení	618
121.3.	Řízení několika událostí prostřednictvím přerušení	618
122.	Přidělení funkčních bloků	619
123.	Řízení funkčních bloků	621
124.	Realizace povelů	622
124.1.	Výhybka sběrnic	622
124.2.	Přidělení adres	623
124.3.	Výběr součástek a realizace povelů	624
125.	Návrh cyklu hodinových impulsů	625
126.	Schémata zapojení	629
127.	Bilance použitých součástek	631
XV.	Realizace telemetrického systému mikroprocesorem Motorola 6800 – programové vybavení	632
128.	Úvod	632
129.	Sestavení programů	632
129.1.	Program INI	633
129.2.	Přijem značky	633
129.3.	Dekódování zprávy	633
129.4.	Analýza zprávy	633
129.5.	Zpracování zprávy STOP	633
129.6.	Zpracování zprávy START	634
129.7.	Vyslání značky	634
129.8.	Vyslání zprávy	634
129.9.	Zpracování zprávy FM	634
129.10.	Zápis znaků	634
129.11.	Edice znaku	634
129.12.	Podprogram pro cyklické kódování	634
129.13.	Podprogram pro detekci týlu impulsu	634
130.	Přehled programů	634
131.	Program pro inicializaci	635
132.	Program pro příjem značky	635
133.	Program pro dekódování zprávy	636
134.	Program pro analýzu přijaté zprávy	637
135.	Program pro zpracování zprávy STOP	637

136.	Program pro zpracování zprávy START	637
137.	Program pro vyslání značky	638
138.	Program pro vyslání kódované zprávy	639
139.	Program pro zpracování zprávy FM	640
140.	Program pro zpracování zprávy DC	640
141.	Ediční program	640
142.	Podprogram pro cyklické kódování	641
143.	Podprogram pro detekci týlu impulsu	641
XVI.	Cvičení ke studiu funkce telemetrického systému	642
144.	Omezení výkonnosti systému s obvodovým a mikroprogramovaným řadičem	642
144.1.	Maximální frekvence hodinových impulsů	642
144.2.	Nejvyšší operační rychlost	643
145.	Kritické cesty ve schématu s obvodovým řadičem	643
146.	Kritické cesty v programech (obvodový řadič)	643
147.	Kritické cesty ve schématech s mikroprogramovaným řadičem	644
148.	Kritické cesty v programech (mikroprogramovaný řadič)	644
149.	Kritické cesty v systému s mikroprocesorem	645
150.	Kritické situace ve schématech (obvodový řadič)	645
150.1.	Vztah impulsů h_1 a h_2	645
150.2.	Vztah impulsů h_2 a h_3	645
150.3.	Výpočet minimální periody hodinových impulsů	646
151.	Kritické situace v programu (obvodový řadič)	647
151.1.	Určení kritických smyček	647
151.2.	Minimální perioda události	647
152.	Kritické cesty ve schématech (mikroprogramovaný řadič)	647
152.1.	Výpočet zpoždění v signálových cestách	647
152.2.	Výpočet periody hodinových impulsů	648
153.	Kritické cesty v programech (mikroprogramovaný řadič)	649
153.1.	Počet instrukcí v kritických smyčkách	649
153.2.	Minimální perioda události	649
153.3.	Porovnání s obvodovým řadičem	649
154.	Kritické cesty v systému s mikroprocesorem	650
154.1.	Schémata	650
154.2.	Program	650
154.3.	Minimální perioda události	650

XVII.	Minimální perioda událostí	650
XVII.	Příklad použití mikropočítače	651
155.	Řešená úloha	651
156.	Struktura a funkce měřicího zařízení	651
157.	Struktura registračního zařízení	652
157.1.	Mikropočítač	652
157.2.	Struktura měřicí ústředny	653
157.3.	Řízení měřicí ústředny	653
157.4.	Filtrace signálů	655
157.5.	Struktura paměti	655
158.	Zpracování výsledků měření a časová bilance	655
159.	Závěr	656
160.	Program pro čtení, zjednodušený výpočet a adresování	657
161.	Úplný výpočet x^+ , y^+ , DS	657
162.	Program pro zvětšení obsahu čítačů	658
XVIII.	Základní vlastnosti mikroprocesoru Intel 8080	659
163.	Úvod	659
164.	Mikroprocesor MHB 8080A	660
164.1.	Napájení a hodinové impulsy	661
164.2.	Sběrnice	661
164.3.	Řídící signály	661
164.4.	Stavové signály	662
165.	Mikropočítač	662
166.	Programové vybavení mikroprocesoru 8080	663
167.	Operační kód mikroprocesoru 8080	664
167.1.	Prázdná operace	665
167.2.	Operace s přenosovým bitem	665
167.3.	Operace s jedním registrem	665
167.4.	Operace pro přesuny dat	666
167.5.	Operace se střadačem a registrem	666
167.6.	Posuvy střadače	667
167.7.	Operace s registrovými páry	668
167.8.	Operace s přímým operandem	669
167.9.	Operace s přímou adresou	670
167.10.	Skokové instrukce	670
167.11.	Operace pro práci s podprogramy	671
167.12.	Instrukce pro ovládání přerušení	672
167.13.	Operace vstupu a výstupu	673
168.	Časový průběh instrukce	673
	Literatura	677
	Rejstřík	678

30.5.	Použití multiplexoru jako generátoru funkce	92
30.5.1.	Princip	92
31.	Dvojkový prioritní kodér	96
31.1.	Definice pravdivostní tabulky	96
31.2.	Použití	96
31.3.	Realizace principu	97
V.	Zobrazení čísel, kódy	98
32.	Obvyklé číselné základy	98
33.	Princip změny základu	98
33.1.	Metoda postupného odečítání	98
33.2.	Metoda postupného dělení	99
33.2.1.	Princip	99
34.	Záznam a čtení dat v počítači	100
34.1.	Osmičkové zobrazení	100
34.2.	Hexadecimální zobrazení (8421)	101
34.3.	Desítkové zobrazení dvojkově kódované (BCD)	102
35.	Jiné typy kódů	102
35.1.	Grayův kód (zrcadlový)	103
35.1.1.	Princip	103
35.1.2.	Pravdivostní tabulka	103
35.1.3.	Vztah mezi dvojkovým číslem a jeho ekvivalentem v Grayově kódu	104
35.2.	Kódy „plus tři“	104
35.3.	Aikenův kód	105
35.4.	Kódy <i>p z n</i>	106
36.	Převod kódu	107
36.1.	Princip	107
37.	Telegrafní kódy	108
37.1.	Mezinárodní telegrafní kód číslo 2	108
37.2.	Mezinárodní telegrafní kód číslo 5 neboli kód ASCII	109
VI.	Aritmetické operace a příslušné obvody	113
38.	Čtyři operace v dvojkové aritmetice	113
38.1.	Ruční výpočet	113
38.2.	Automatizace výpočtu	114
39.	Stavba sčítačky pro kladná čísla	114
39.1.	Princip	114
39.2.	Pravdivostní tabulka, rovnice, schéma	115
40.	Činnost sčítačky, zrychlený přenos	117

41.	Použití sčítačky ve funkci odečítačky	118
41.1.	Princip	118
42.	Jiné aritmetické obvody	120
42.1.	Srovnávací obvod	120
42.2.	Aritmetická jednotka	121
VII.	Paměťová funkce (klopný obvod RS)	123
43.	Úvod	123
44.	Princip klopného obvodu RS	123
45.	Pravdivostní tabulka klopného obvodu RS	124
46.	Rozbor statických poměrů klopného obvodu RS	126
46.1.	Schémata	126
46.2.	Rozbor statických poměrů klopného obvodu realizovaného členy NOR	126
46.3.	Rozbor statických poměrů klopného obvodu realizovaného členy NAND	127
47.	Rozbor dynamických poměrů klopného obvodu RS	127
47.1.	Klopný obvod RS realizovaný členy NOR	127
47.2.	Klopný obvod realizovaný členy NAND	128
48.	Klopné obvody RS s několika vstupy	129
49.	Paměťový člen D	130
50.	Registr	131
VIII.	Funkce posouvání a čítání, princip a příklady použití	132
51.	Úvod	132
52.	Funkce posouvání	132
53.	Funkce čítání	133
54.	Příklady použití funkcí posouvání a čítání	134
54.1.	Násobení dvou dvojkových čísel	134
54.2.	Hledání jedničkového bitu ve skupině bitů	136
54.3.	Převod sériově paralelní a paralelně sériový	137
54.4.	Zpoždění	138
54.5.	Řadič	139
54.6.	Dělení kmitočtu	139
IX.	Obecné vlastnosti klopných obvodů pro čítání a posouvání	140
55.	Úvod	140
56.	Vlastnosti překlápění	140
56.1.	Funkce posouvání	140

56.2.	Funkce čítání	141
56.3.	Obecné vlastnosti	142
57.	Vlastnosti klopného obvodu	142
57.1.	Použití klopného obvodu RS a zpožďovací linky	142
57.2.	Použití dvou klopných obvodů	143
58.	Způsoby řízení dvoustupňového klopného obvodu	143
58.1.	Klopný obvod MS se dvěma vnějšími hodinovými impulsy	143
58.2.	Klopný obvod MS s jedním vnějším hodinovým impulsem	144
58.3.	Klopný obvod řízený jednou hranou	145
58.4.	Klopný obvod řízený dvěma hranami (data lock-out)	145
59.	Dynamické parametry klopného obvodu	146
X.	Dvoustupňové klopné obvody MS-RS, JK a D	147
60.	Úvod	147
61.	Dvoustupňový klopný obvod MS-RS	147
61.1.	Symbolická značka	147
61.2.	Pravdivostní tabulka	148
61.3.	Časový diagram	149
61.4.	Příklad dynamických parametrů	149
61.5.	Principiální schéma	150
62.	Klopný obvod JK	151
62.1.	Symbolická značka	151
62.2.	Pravdivostní tabulka	152
62.3.	Časový diagram	153
62.4.	Tabulky přechodů	154
62.5.	Rovnice klopného obvodu JK	155
62.6.	Dynamické parametry klopného obvodu JK	156
62.7.	Typy klopných obvodů JK. Klopný obvod řízený dvěma hranami	157
63.	Klopný obvod D	159
63.1.	Symbolická značka	159
63.2.	Pravdivostní tabulka	159
63.3.	Časový diagram	159
63.4.	Dynamické parametry klopného obvodu D	160
XI.	Realizace paměťových a posuvných registrů	161
64.	Úvod	161
65.	Paměťové registry realizované z klopných obvodů RS	161
65.1.	Záznam ve dvou taktech s jedním informačním vstupem pro stupeň	161
65.2.	Záznam se dvěma informačními vstupy a jedním taktem	162
65.3.	Záznam s jedním informačním vstupem a jedním taktem	163

66.	Paměťové registry realizované z klopných obvodů D a JK	164
66.1.	Použití synchronních vstupů	164
66.2.	Použití asynchronních vstupů	165
67.	Integrované paměťové registry	166
68.	Použití paměťových registrů	166
68.1.	Ošetření nestabilních stavů	166
68.2.	Připojení na jiný blok	167
68.3.	Přístup k aritmetické jednotce	168
68.4.	Spojení mezi registry	168
68.5.	Automodifikace registru	168
68.6.	Záměna mezi registry	171
69.	Posuvné registry	172
69.1.	Realizace posuvných registrů z jednotlivých klopných obvodů	172
69.2.	Různé typy integrovaných posuvných registrů	172
69.2.1.	Registru se sériovým vstupem a sériovým výstupem	172
69.2.2.	Sériový vstup, paralelní výstup	173
69.2.3.	Paralelní vstup, sériový výstup	173
69.2.4.	Paralelní vstup, paralelní výstup	173
69.3.	Dynamické parametry posuvného registru	173
XII.	Realizace čítačů	174
70.	Přímé dvojkové čítání	174
70.1.	Úvod	174
70.2.	Princip synchronního čítání	174
70.3.	Princip asynchronního čítání	175
71.	Realizace synchronního čítače v přímém dvojkovém kódu	176
71.1.	Rovnice	176
71.2.	Schémata	176
72.	Realizace asynchronního čítače v přímém dvojkovém kódu	177
73.	Časový diagram čítače	178
74.	Využití stavu čítače	179
74.1.	Princip vzorkování	179
74.2.	Příklady schémat vzorkování	180
74.2.1.	Vzorkování výstupů impulsem P	180
74.2.2.	Přenos obsahu čítače do registru	180
74.2.3.	Dekódování čítače	181
75.	Synchronní čítače s neúplným cyklem a se synchronním návratem	182
75.1.	Princip realizace	182
75.2.	Syntéza synchronního čítače s neúplným cyklem	183
75.2.1.	Syntéza čítače z klopných obvodů JK	183
75.2.2.	Syntéza čítače z klopných obvodů D	184
75.2.3.	Odpovídající schémata	185

76.	Synchronní čítač s neúplným cyklem a s asynchronní zpětnou vazbou	185
76.1.	Princip	185
76.2.	Srovnání synchronní a asynchronní zpětné vazby	186
77.	Integrované čítače	188
77.1.	Obecné vlastnosti	188
77.2.	Synchronní a asynchronní vstupy čítače	188
77.3.	Realizace neúplných cyklů s integrovanými čítači	189
77.4.	Příklad integrovaných čítačů	189
XIII.	Paměti	190
78.	Definice paměti	190
79.	Technologie paměti	190
80.	Základní parametry	191
81.	Polovodičové paměti	192
81.1.	Technologie	192
81.2.	Typy paměti	192
82.	Organizace paměťových pouzder	193
83.	Spojování pouzder pro dosažení velkých kapacit	195
83.1.	Paměti se sekvenčním výběrem	195
83.2.	Paměti s libovolným přístupem	196
83.2.1.	Spojování pouzder	196
83.2.2.	Rozdělení vstupních vývodů a kapacita pouzdra	197
84.	Použití paměti	198
84.1.	Použití paměti RAM	198
84.2.	Použití trvalých a přeprogramovatelných paměti	202
XIV.	Speciální obvody	205
85.	Úvod	205
86.	Obvody pro zvětšení zatížitelnosti (budiče)	205
87.	Schmittův klopný obvod	205
87.1.	Princip	205
87.2.	Aplikace Schmittova klopného obvodu	206
88.	Monostabilní klopné obvody	209
88.1.	Princip	209
88.2.	Použití monostabilních klopných obvodů	210
89.	Optoelektronické součástky	212
90.	Obvody stykové jednotky na modemy	212
91.	Obvody pro napájení kabelů	212

92.	Analogové multiplexory	213
93.	Analogově číslicový a číslicově analogový převod	214
XV.	Symbolické znázornění logických funkcí	215
94.	Běžně používané značky a jejich nevýhody	215
95.	Symbolické znázornění logických členů	215
96.	Jednoduché sekvenční obvody: klopné obvody	217
97.	Složitě kombinační obvody	217
97.1.	Grafické vyjádření	217
97.2.	Vyznačení závislosti	219
97.3.	Příklady kombinačních obvodů	220
98.	Složitě sekvenční obvody	220
98.1.	Grafické vyjádření	220
98.2.	Příklady sekvenčních obvodů	221
99.	Přednosti nové normy – omezení	223
	Literatura	223

DRUHÝ DÍL

	Přímé použití základních obvodů	225
I.	Zjednodušování logických funkcí	227
1.	Cvičení na algebraické úpravy	227
2.	Quineova – McCluskeyova metoda	228
2.1.	Popis metody	228
2.2.	Cvičení	231
3.	Řešení příkladů na algebraické úpravy	231
4.	Výsledek minimalizace funkce Quineovou – McCluskeyovou metodou.	240
II.	Analýza a syntéza některých kombinačních obvodů	247
5.	Úvod	247
6.	Spojení součinových a součtových členů, výhybky, expandéry	247
6.1.	Princip zapojení	247
6.2.	Použití operátoru AND – NOR	248
7.	Multiplexory	251
7.1.	Nejdůležitější používané typy multiplexorů	251
7.2.	Logická výhybka	253
7.3.	Paralelně sériová transformace	253
7.4.	Cyklická kontrola množiny hodnot	255

8.	Dekodéry	258
8.1.	Typy dekodérů	258
8.2.	Příklady dekodérů	259
8.3.	Použití dvojitého dekodéru 74155	260
9.	Kodéry	263
9.1.	Schematická značka a pravdivostní tabulka	263
9.2.	Schéma zapojení kodéru	264
9.3.	Realizace prioritního kodéru s velkým počtem vstupů	265
10.	Generátory parity	267
10.1.	Princip činnosti	267
10.2.	Generátor sudé a liché parity typu 74180	267
11.	Srovnávací obvod typu 7485	269
11.1.	Schematická značka a pravdivostní tabulka	269
11.2.	Odvození vzorců	271
11.3.	Schéma srovnávacího obvodu. Ověření výrazů	272
11.4.	Srovnání čísel s více než čtyřmi bity	274
III.	Syntéza logických funkcí	278
12.	Úvod	278
13.	Příklad nápojového automatu	278
14.	Příklad ovládání světel automobilu	278
15.	Návrh nápojového automatu	279
15.1.	Použité proměnné a funkce	279
15.2.	Pravdivostní tabulka	279
15.3.	Zápis logických funkcí	281
15.4.	Zjednodušení logických funkcí	281
15.5.	Analýza odvozených funkcí	282
15.6.	Hodnocení navrhované metody	283
15.7.	Odpovídající schémata zapojení	283
16.	Návrh obvodu, který ovládá světla automobilu	288
16.1.	Použité proměnné a funkce	288
16.2.	Pravdivostní tabulky funkcí P , T , D a M	288
16.3.	Zápis logických funkcí a jejich zjednodušení	288
16.4.	Schéma zapojení obvodu	289
IV.	Transformace kódu	291
17.	Úvod	291
18.	Zadání úlohy	291
19.	Překódování s oddělenými bloky pro oba kódy	293
19.1.	Blokové schéma	293