

OBSAH

1.	ÚVOD	8
1.1	Tématika	8
1.2	Paměť a registr	8
1.3	Hlavní paměť HP a hierarchie pamětí	9
2.	ZÁKLADNÍ POJMY A ARCHITEKTURY	13
2.1	Základní pojmy	13
2.1.1	Šířka toku dat, slabika (Byte-bajt) a slovo (Word)	13
2.1.2	Informační kapacita a organizace dat v paměti	14
2.1.3	Slabiková orientace a paměťové banky	14
2.1.4	Stavy WAIT, HOLD a IDLE	16
2.1.5	Cykly paměti	16
2.1.6	Adresy a adresování	17
2.2	Architektury a jejich prvky	18
2.2.1	Zápisníková paměť	18
2.2.2	Zásobníková paměť LIFO	19
2.2.3	Fronta FIFO	20
2.2.4	Rychlá vyrovnávací paměť VP (cache)	20
2.2.5	Asociativní paměť	21
3.	ROZDĚLENÍ PAMĚTÍ A POŽADAVKY NA PAMĚŤ	22
3.1	Rozdělení pamětí podle přístupu	22
3.1.1	Paměti s libovolným přístupem	22
3.1.2	Paměti se sériovým přístupem	22
3.1.3	Paměti se speciálními způsoby přístupu	22
3.2	Rozdělení pamětí podle možnosti zápisu/čtení	23
3.3	Rozdělení pamětí podle principu elementární paměťové buňky	25
3.4	Praktické kombinace klasifikačních příznaků pamětí	25
3.5	Požadavky mikropočítačů na paměť	26

4.	PŘEHLED PAMĚTÍ PODLE TECHNOLOGIE A POUZDRA	27
4.1	Bipolární obvody	27
4.1.1	Obvody TTL, jejich vstupy a výstupy	27
4.1.2	Pokročilejší obvody TTL	31
4.1.3	Obvody ECL	32
4.2	Unipolární obvody	33
4.2.1	Obvody MOS-P i MOS-N a bitová buňka statické paměti RWM-RAM	33
4.2.2	Obvody HMOS, problém rychlosti i mezi mikroelektroniky	36
4.2.3	Obvody CMOS, CHMOS a SOS	38
4.2.4	Technologie FAMOS, FLOTOX, ETOX a HMOS-E	39
4.2.5	Technologie V-MOS	40
4.2.6	Technologie CCD	41
4.3	Technologie BICMOS	41
4.4	Využití feroelektrického jevu-FRAM	41
4.5	Přechod ke kompozitním materiálům	42
4.6	Pouzdra paměťových součástek	44
4.6.1	Dvouřadá pouzdra DIL, plochá pouzdra a pouzdra ZIP	44
4.6.2	Nosiče čipu - pouzdra LCC a PLCC	47
4.6.3	Matice vývodů - pouzdra PGA	49
4.6.4	Pouzdra pro povrchovou montáž SMD	49
5.	ŘÍZENÍ, SELEKCE A AKTIVACE PAMĚŤOVÝCH SOUČÁSTEK	51
5.1	Obecné schéma statické paměťové součástky a řídicí signály	51
5.2	Dekodéry adres	56
5.2.1	8205 - integrovaný dekodér	56
5.2.2	Dekodéry s pevnou pamětí	59
5.3	Přechod na energeticky úsporné způsoby napájení	60
5.3.1	Výpadek s uložením dat	61
5.3.2	Záložní režim pamětí	62
6.	SRAM - UNIPOLÁRNÍ STATICKÉ PAMĚŤOVÉ SOUČÁSTKY RWM-RAM	63
6.1	SRAM 6548/61	65
6.2	Velkokapacitní SRAM záměnné s EPROM	66
6.2.1	SRAM HM6564LP	66
6.2.2	Ostatní typy SRAM	71

7.	DRAM - DYNAMICKÉ PAMĚŤOVÉ SOUČÁSTKY RWM-RAM A ŘADIČE OBNOVENÍ	72
7.1	DRAM 64 K	74
7.1.1	Obnovování nábojů	76
7.2	Vývoj k součástkám DRAM 16Mbitů až 1Gbit	76
7.3	Řadiče obnovení	79
7.3.1	Příklad řadiče obnovení	79
7.4	problém rychlosti DRAM - mody FP, EDO a SDRAM	82
8.	UNIPOLÁRNÍ PEVNÉ PAMĚTI ROM	85
8.1	EPROM, E2PROM a mžikové paměti	85
8.1.1	EPROM 27C64 a 87C64	91
8.1.2	Megabitové EPROM a typ 27010	93
8.1.3	Stránkové EPROM a typ 27011	95
8.1.4	KEPROM a typ 27916	95
8.1.5	E2PROM a typ 2864A	96
8.1.6	Mžikové paměti	100
8.2	Programování a mazání EPROM	104
8.2.1	Standardní algoritmy programování	104
8.2.2	Inteligentní algoritmus	106
8.2.3	Rychlý impulzní algoritmus	108
8.2.4	Mazání EPROM	108
9.	COMBO - UNIPOLÁRNÍ KOMBINOVANÉ PAMĚŤOVÉ SOUČÁSTKY	110
9.1	8155 - RWM, časovač a V/V brány	110
9.2	8755 - EPROM a V/V brány	112
9.3	Začlenění obvodu COMBO do systému	113
10.	BIPOLÁRNÍ PAMĚŤOVÉ SOUČÁSTKY, APLIKACE ROM A PLA	115
10.1	Bipolární PROM	115
10.2	Příklady použití PROM	117
10.2.1	Převody kódů	117
10.2.2	Tabulky funkcí	119
10.2.3	Aritmetické operace	120
10.2.4	Generátory znaků a vektorů	122
10.2.5	Rozptýlená logika a ROM	125
10.3	Programovatelná logická pole PLA	127

11.	POMOCNÉ SOUČÁSTKY PRO PAMĚŤOVÉ SUBSYSTÉMY	130
11.1	Obousměrné výkonné zesilovače	130
11.1.1	Čtyřbitové zesilovače	131
11.1.2	Osmibitové zesilovače	132
11.2	Jednosměrné výkonné zesilovače	135
11.3	Registry	136
11.3.1	Registr 8212	136
11.3.2	Registry 8282/8283 a SN74373	141
12.	PRINCIPY VÝSTAVBY A PŘÍKLADY POLOVODIČOVÝCH PAMĚŤOVÝCH SUBSYSTÉMŮ ..	143
12.1	Obecné otázky	143
12.2	Šířka slova a vazba na datovou sběrnici	145
12.3	Paměti malých mikropočítačů	148
12.3.1	Paměti monolitických mikrokontrolérů 8048, 8051, 80C196 a 77P20	148
12.3.2	Paměť velmi malého osmibitového mikropočítače	153
12.3.3	Malá rezidentní paměť pro 16bitový mikroprocesor	157
12.3.4	Univerzální modul RWM-RAM/EPROM pro osmibitovou sběrnici	157
12.3.5	Subsystem s dynamickou pamětí 128 KB	162
12.4	Paměťové subsystemy osobních počítačů PC	164
13.	SPECIÁLNÍ ZPŮSOBY ŘÍZENÍ PAMĚTI	168
13.1	Dvoubránová paměť	168
13.1.1	Příklad dvoubránové paměti	169
13.1.2	Dvoubránová paměť v 8044	172
13.2	Přímý přístup do paměti	173
13.2.1	Řadič DMA	174
13.2.2	Přenosová jednotka a datové kanály	177
13.3	O řízení rychlé vyrovnávací paměti VP-Cache	179
13.3.1	Princip využití VP	179
13.3.2	Efektivnost vyrovnávací paměti VP	181
13.4	O virtuální paměti	182
14.	CHYBY V PAMĚTI, JEJICH DETEKCE A KOREKCE	183
14.1	O teorii kódů	184
14.2	Technika paritních bitů	186
14.2.1	Příčná a podélná parita	188
14.2.2	Parita vícenásobná a vnitřní	190
14.2.3	Integrované obvody pro paritní techniku	190

14.3	Hammingovy kódy	192
14.3.1	Návrh a použití přímého Hammingova kódu	197
14.3.2	8206 - obvod LSI pro detekci a opravu chyb	201
14.4	Kontrolní součty a znaky CRC	202
15.	TESTOVÁNÍ PAMĚTÍ RWM	204
15.1	Poruchy, chyby a testovací vzory	204
15.1.1	Poruchy a chyby	205
15.1.2	Testovací vzory	206
15.2	Testování hlavní paměti v PC	209
16.	POZNÁMKY K NÁVRHU SPOJOVÉ DESKY PAMĚTI	210
16.1	Zpoždění a sešikmení	210
16.2	Motiv mříže a hřebenu, maximální délky a doporučené motivy	213
16.3	Filtrace napájení	217
	LITERATURA	218
	REJSTŘÍK	220
	PROGRAM VISIO	228
	(pomocí kterého byly nakresleny obrázky)	
	Knihy nakladatelství BEN - technická literatura	232